

Family list**4** family members for:**JP8327991**

Derived from 3 applications.

- 1 SUBSTRATE FOR DISPLAY DEVICE AND LIQUID CRYSTAL DISPLAY
USING THE SAME AND ITS PRODUCTION**
Publication info: **JP3476990B2 B2** - 2003-12-10
JP8327991 A - 1996-12-13
- 2 LIQUID CRYSTAL DISPLAY DEVICE, ITS PRODUCTION AND DISPLAY
ELECTRODE SUBSTRATE**
Publication info: **JP9005784 A** - 1997-01-10
- 3 LCD having an organic-inorganic hybrid glass functional layer**
Publication info: **US5706064 A** - 1998-01-06

Data supplied from the *esp@cenet* database - Worldwide

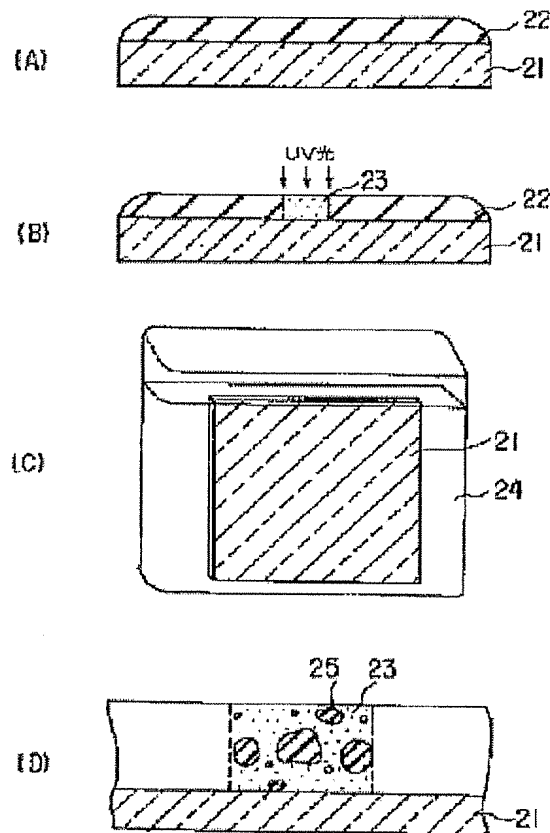
SUBSTRATE FOR DISPLAY DEVICE AND LIQUID CRYSTAL DISPLAY USING THE SAME AND ITS PRODUCTION

Patent number: JP8327991
Publication date: 1996-12-13
Inventor: FUKUNAGA YOKO; TSUJI YOSHIKO; IKEDA MITSUSHI
Applicant: TOKYO SHIBAURA ELECTRIC CO
Classification:
- international: G02F1/1333; G02F1/1343; G02F1/136; G02F1/13; (IPC1-7): G02F1/1333; G02F1/136
- european:
Application number: JP19960066635 19960322
Priority number(s): JP19960066635 19960322; JP19950074320 19950331

Report a data error here

Abstract of JP8327991

PURPOSE: To obtain a low-cost liquid crystal display device which is applicable to liquid crystals of a high-speed response mode and is applicable to a large-screen display by using a substrate for a display device including switching elements and a function layer composed of an org.-inorg. hybrid glass on a substrate. **CONSTITUTION:** The substrate 21 for the display device includes the switching elements and the function layer at least partly composed of the org.-inorg. hybrid glass on the substrate. The function layer is formed by patterning the parts having ≥ 2 kinds of the functions varying in electrical properties or optical properties in one layer. The material of these parts consists of the org.-inorg. hybrid glass. The method for forming the patterns on the function layer is executed by applying a resist 22 on the substrate (array substrate) 21 for the display device, irradiating the desired parts (the parts to be imparted with the functions) with UV rays to form latent image on the resist. The array substrate 21 is then dipped into a dipping liquid 24 and the array substrate 21 is heated after this dipping stage to selectively vitrify the exposed parts to form oxide 25.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-327991

(43) 公開日 平成8年(1996)12月13日

(51) Int. Cl.⁶
G02F 1/1333 500
1/136 500

F I
G02F 1/1333 500
1/136 500

審査請求 未請求 請求項の数 5 O L (全35頁)

(21) 出願番号 特願平8-66635

(22) 出願日 平成8年(1996)3月22日

(31) 優先権主張番号 特願平7-74320

(32) 優先日 平7(1995)3月31日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 福永 容子

神奈川県横浜市磯子区新磯子町33番地 株
式会社東芝生産技術研究所内

(72) 発明者 辻 佳子

神奈川県横浜市磯子区新磯子町33番地 株
式会社東芝生産技術研究所内

(72) 発明者 池田 光志

神奈川県横浜市磯子区新磯子町33番地 株
式会社東芝生産技術研究所内

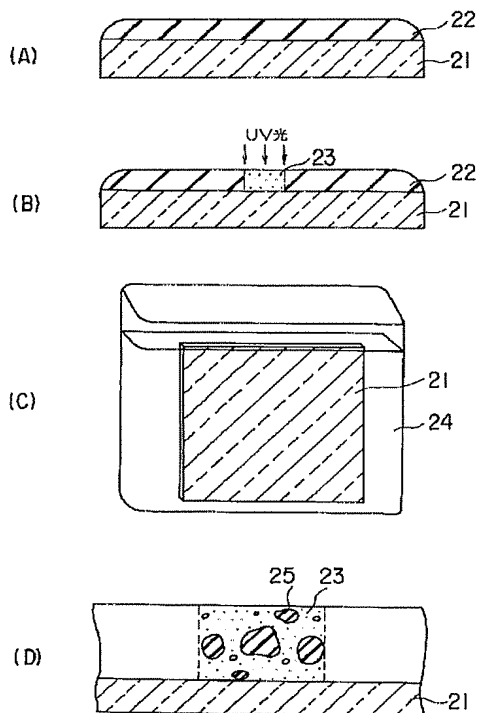
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 表示装置用基板およびそれを用いた液晶表示装置並びにその製造方法

(57) 【要約】

【課題】 本発明は、高速応答モードの液晶に適用可能であり、大画面ディスプレイに応用でき、しかも低価格である液晶表示装置を提供することを目的とする。

【解決手段】 基板上に設けられたスイッチング素子と、少なくとも一部が有機-無機ハイブリッドガラスで構成されている機能層とを含む表示装置用基板、およびこの表示装置用基板を用いた液晶表示装置を提供する。



【特許請求の範囲】

【請求項 1】 基板上に設けられたスイッチング素子と、少なくとも一部が有機－無機ハイブリッドガラスで構成されている機能層とを具備することを特徴とする表示装置用基板。

【請求項 2】 基板上に設けられたスイッチング素子および少なくとも一部が有機－無機ハイブリッドガラスで構成されている機能層を含むアレイ基板と、前記アレイ基板に対向するように配置された対向基板と、前記アレイ基板と前記対向基板との間に設けられた液晶層と、を具備することを特徴とする液晶表示装置。

【請求項 3】 基板上にスイッチング素子を形成する工程と、前記基板上にポリシラン層を形成する工程と、前記ポリシラン層に紫外線を照射して露光部にパターンの潜像を形成する工程と、この基板をディッピング液に浸漬して、前記露光部に前記ディッピング液の材料を浸み込ませる工程と、加熱により前記露光部をガラス化させて有機－無機ハイブリッドガラスとする工程と、を具備することを特徴とする表示装置用基板の製造方法。

【請求項 4】 基板上にスイッチング素子を形成する工程と、前記基板上にポリシラン層を形成する工程と、前記ポリシラン層における画素電極と前記スイッチング素子との電気的接続部分に紫外線を照射して露光部にパターンの潜像を形成する工程と、導電性微粒子、In 錯体、およびSn 錯体からなる群より選ばれた少なくとも一つを含むディッピング液にこの基板を浸漬して、前記露光部に前記ディッピング液の材料を浸み込ませる工程と、加熱により前記露光部をガラス化させて有機－無機ハイブリッドガラスからなる導電部を形成する工程と、前記導電部を含む機能層上に画素電極を形成する工程と、を具備することを特徴とする表示装置用基板の製造方法。

【請求項 5】 基板上にスイッチング素子を形成する工程と、前記基板上にポリシラン層を形成する工程と、前記ポリシラン層における画素電極となる部分に紫外線を照射して、この基板を導電性微粒子、In 錯体、およびSn 錯体からなる群より選ばれた少なくとも一つを含むディッピング液にこの基板を浸漬して、前記露光部に前記ディッピング液の材料を浸み込ませる工程と、加熱により前記露光部をガラス化させて有機－無機ハイブリッドガラスからなる画素電極を形成する工程と、を具備することを特徴とする表示装置用基板の製造方法。

【発明の詳細な説明】

【00001】

【発明の属する技術分野】 本発明は、スイッチング素子を有する表示装置用基板およびそれを用いた液晶表示装置並びにその製造方法に関する。

【00002】

【従来の技術】 近年、非晶質シリコン (a-Si) 膜を用いた薄膜トランジスタ (TFT) をスイッチング素子として画素毎に有するアクティブマトリックス型液晶表示装置 (LCD) は、高画質であるために注目され、パーソナルコンピュータ等の表示装置として広く普及してきている。さらに、高画質、大画面のものが低価格で実現できれば、壁掛けテレビ (フラット型テレビジョン) 分野に参入できる可能性もあり、大きく期待されている。アクティブマトリックス型液晶表示装置が CRT と置き代わるためには、動画表示に耐え得るように、より高速応答とすること、15 インチクラスの大画面で低価格化が図れること、液晶ディスプレイの特徴としての低消費電力の特徴を損なわないことが必要となる。

【00003】 高速応答化については、PT (π -Twist) 方式、HAN (Hybrid Alignment Nematic) 方式、AFLC (Antiferroelectric Liquid Crystals) 方式、IPS (In Plane Switching) 方式を採用することにより、現状の TN (Twisted Nematic) 方式 (~ 100 ms) より高速で応答することができるが、これらの方式は現状の TN 方式よりもセルギャップ制御精度が厳しいという技術的ハードルを含む。

【00004】 大画面化については、カラーフィルタおよびブラックマトリックスを対向基板上に形成した従来の液晶表示装置では、アレイ基板 (TFT アレイを有する基板) と対向基板との間での位置合わせズレが、大画面のディスプレイになるほど顕著に現れるという問題がある。これを防ぐためには、合わせズレ不良部を覆う遮光性のブラックマトリックスを従来に比べて大きくする必要があるので、開口率を低くすることにつながり、開口率が低いと、バックライトの輝度を大きくしなければ充分な輝度をとることができないので、結果として低消費電力化に対する要求に応ずることができない。

【00005】 また、現在最も一般的なカラーフィルタの製法である従来の顔料分散法を用いる限り、工程数が多く、無駄になる材料が多いので、歩留りが上がらず、製造コストが下がらないという問題もある。

【00006】

【発明が解決しようとする課題】 本発明は上記の点に鑑みてなされたものであり、高速応答モードの液晶に適用可能であり、大画面ディスプレイに応用でき、しかも低価格である液晶表示装置を提供することを目的とする。

【00007】

【課題を解決するための手段】 本発明は、基板上に設けられたスイッチング素子と、前記基板上に形成され、少なくとも一部が有機－無機ハイブリッドガラスで構成さ

れている機能層とを具備する表示装置用基板およびこれを用いた液晶表示装置、並びにその製造方法を提供する。

【0008】本発明の表示装置用基板は、

(1) スイッチング素子上に機能層が設けられ、機能層における画素部分が導電性の有機-無機ハイブリッドガラスで構成されていること

(2) スイッチング素子上に機能層が設けられ、機能層上に画素電極が設けられ、機能層における画素部分が絶縁性の有機-無機ハイブリッドガラスで構成され、機能層における画素電極とスイッチング素子との接続部分が導電性の有機-無機ハイブリッドガラスまたは導電性高分子で構成されていること

(3) 蓄積容量線と画素電極との間に機能層が設けられ、機能層における蓄積容量線と画素電極とに挟まれる部分が絶縁性の有機-無機ハイブリッドガラスで構成され、有機-無機ハイブリッドガラスが容量蓄積用のコンデンサの絶縁膜として機能すること、またはスイッチング素子におけるゲート線と半導体層との間に機能層が設けられ、機能層におけるゲート線と半導体層とに挟まれる部分が絶縁性の有機-無機ハイブリッドガラスで構成され、有機-無機ハイブリッドガラスがゲート絶縁膜として機能すること

(4) スイッチング素子上に機能層が設けられ、機能層上に絶縁膜が設けられ、絶縁膜上に画素電極が設けられ、機能層における画素部分が絶縁性の有機-無機ハイブリッドガラスで構成されていることを特徴としている。

【0009】

【発明の実施の形態】以下、本発明の実施形態を図面を参照して具体的に説明する。

【0010】カラー液晶表示装置がCRTに置き換わるためには、高速応答が可能であること、大画面ディスプレイに適用できること、低価格であること、液晶の特徴である低消費電力が損なわれないことが必要であるが、これらの要件を満たすためには、次のことが問題となる。すなわち、高速応答に対応する液晶表示方式の多くはギャップ制御精度が厳しいため、大画面においてギャップ制御精度を確保すること、工程数を削減して歩留りを向上させることや材料を削減すること、開口率を維持することである。

【0011】このような状況下、本発明者は、これらの問題を解決すべく、一般的なカラーフィルタプロセスである顔料分散法を用いて表示モードとしてPT、HAN、AFLC、IPSを用いた15インチサイズのカラーフィルタオンアレイ構造の液晶ディスプレイを作製した。

【0012】その結果、いずれの場合も、開口部におけるブラックマトリクス部近傍の領域において光漏れが生じ、また、画面の周辺領域に表示ムラ不良が生じた。こ

の光漏れ不良の原因を調べたところ、顔料分散法で形成する際に必然的に生じるカラーフィルタの段差、すなわちTFTやブラックマトリクス部上に形成されるカラーフィルタと、それ以外の領域に形成されるカラーフィルタの高さの差に起因することが分った。特に、上記表示方式は、セルギャップに敏感であるので、この段差による影響が顕著に現れた。

【0013】また、ムラ不良の原因を調べたところ、TFT特性(TFTをON/OFFさせる電圧)にバラツキがあることが分かり、この原因を調べたところ、顔料分散法によるカラーフィルタ作製工程に起因することが分った。すなわち、顔料分散法では、レジスト塗布→露光→現像→ベークをR、G、Bの着色部およびブラックマトリクス部について行う必要があるため、TFTに対する負担が大きいことが考えられる。また、大画面であることもプロセスにおける温度分布発生の原因となり易く、TFT特性にバラツキが生じる要因と考えられる。

【0014】さらに、顔料分散法を用いたカラーフィルタ作製は、工程数が多いので、歩留まりが上がらず、また無駄になる材料も多く、価格が下がらないことが分かった。

【0015】そこで、本発明者らは、特開平5-188215号公報等に開示されている方法、すなわち着色機材としてポリシランを用い、露光、染料や顔料を含むデIPPING液への浸漬、および加熱を繰り返すことにより有機-無機ハイブリッドガラスからなるカラーフィルタを形成する方法が平坦性に優れ、しかも工程や材料を削減することができることに着目し、アレイ基板上にこの方法により機能層を形成することを新規に考案した。

【0016】そこで、アレイ基板上に上記方法でカラーフィルタ層を設けた15インチの高速応答モードの液晶ディスプレイを作製した。この液晶ディスプレイを評価したところ、アレイ基板上に顔料分散法でカラーフィルタ層を設けたものにおいて観察された光漏れ不良およびムラ不良はなくなった。しかしながら、以下の4つの新しい問題が生じた。

【0017】第1の問題は、従来のTFT基板を用い、その画素電極上に絶縁性を示す厚さ1.5 μ mのカラーフィルタ層を形成し、これを用いて液晶セルを構成して駆動させたところ、カラーフィルタ層に分配される電圧のために、液晶に印加される実効電圧が低下し、駆動電圧が従来の5Vから10Vまで上がってしまったことである。

【0018】第2の問題は、第1の問題を解決するために、カラーフィルタ層にスルーホールを形成した後、カラーフィルタ層表面にITO膜をスパッタリングにより形成し、これをエッチングして画素電極パターンを形成したところ、スルーホールにおけるスイッチング素子と画素電極との間でコンタクト不良が生じたこと、サイド

エッチングが生じて微細加工ができなくなってしまうことである。

【 0 0 1 9 】本発明は、上述した T F T アレイ基板上に有機－無機ハイブリッドガラスを含む層形成するときに、新たに見つかった上記問題点を克服し、高速応答モードに適用でき、大画面ディスプレイが低価格で実現できる液晶表示装置および表示装置用基板を提供することである。

【 0 0 2 0 】本発明は、基板上に設けられたスイッチング素子と、少なくとも一部が有機－無機ハイブリッドガラスで構成されている機能層とを具備する表示装置用基板を提供する。

【 0 0 2 1 】本発明において、機能層とは、導電性、絶縁性、誘電率等の電気的な性質としての機能、着色性、透明性、屈折率、集光性、光拡散性等の光学的な性質としての機能を持つ層をいう。また、これらの 2 つ以上の性質を同時に兼ね備えることも有効である。本発明においては、1 つの層の中に、電気的性質または光学的性質の異なる 2 種以上の機能を持つ部分がパターンニングされており、その部分の材質が有機－無機ハイブリッドガラスからなることを特徴としている。

【 0 0 2 2 】スイッチング素子としては、薄膜トランジスタ、例えば T F T (Thin Film Transistor) および M I M (Metal Insulator Metal) を用いることができる。

【 0 0 2 3 】スイッチング素子として薄膜トランジスタ (T F T) を用いる際の、T F T の構造としては、ゲート電極が基板の反対側にあり、ソース電極・ドレイン電極がゲート電極の反対側にある正スタガー型、ゲート電極が基板側にあり、ソース電極・ドレイン電極がゲート電極の反対側にある逆スタガー型が挙げられる。さらに、逆スタガー型の中でも、チャネル上の a - S i と n ' a - S i を同時に除去するバックチャネル型、a - S i 上にエッチングストッパがある i - ストッパ型が挙げられる。これらの型のいずれの型も使用することができる。

【 0 0 2 4 】T F T に用いる半導体層は、a - S i に限らず、p - S i 、C d S e を用いて形成しても良い。また、データ線上の絶縁膜は、S i O x に限らず S i N x でもよく、両者の積層でも良い。

【 0 0 2 5 】T F T 基板の各画素には、等価回路的には液晶容量と並列になるように蓄積容量が形成される。蓄積容量 (C s 、Storage Capacitor) とは、液晶容量の信号電圧依存性や寄生容量の影響を低減し、保持回路の時定数を増加させて画質を保証するための役割をするコンデンサであり、コンデンサの一方の電極は画素電極を兼ねている。

【 0 0 2 6 】本発明における表示装置用基板は、図 2 (A) に示す独立 C s 構造と図 3 (A) に示す C s オンゲート構造を含む。これらの等価回路は、それぞれ図 2

(B) および図 3 (B) に示す。なお、図 2 (A) および図 3 (A) において、参照符号 2 2 1 はゲート線を示し、2 2 2 は信号線を示し、2 2 3 は C s 線を示し、2 2 4 、2 2 5 は画素電極を示す。

【 0 0 2 7 】ここで、画素電極とは、液晶駆動用の電極である。I P S 以外の透過型モード表示の場合、このような電極材料としては、金属酸化系の透明導電材料が有効であり、S n O₂ (ネサガラス)、ノンドープ I n₂ O₃ 、S n O₂ ドープ I n₂ O₃ (I T O) 、Z n O 、またはそれらに A l₂ O₃ 、A l F₃ 、G a₂ O₃ 、Y₂ O₃ 等を微量にドープしたものをを用いることができる。その中でも、5 重量%で S n O₂ をドープした I n₂ O₃ を用いることが特に有効である。画素電極の形成方法としては、スパッタリング法、E B 法、ゾル・ゲル法等の方法を用いることができる。

【 0 0 2 8 】本発明において、基板としては、セラミック基板、樹脂基板、金属基板、グレースドセラミック基板、樹脂被覆金属基板等を用いることができる。特に、基板材料として、低アルカリもしくは無アルカリガラス、またはフレキシブル基板であるポリカーボネート (P C) 、ポリエーテルスルホン (P E S) 等を用いることが望ましい。

【 0 0 2 9 】本発明において、有機－無機ハイブリッドガラスとは、有機分子が無機ガラスの中に分散しているものをいう。有機－無機ハイブリッドガラスの無機ガラスの素材について述べる。無機ガラスは基本的に金属酸化物により構成される。その中でも、本発明において、無機ガラスの素材としては、S i O₂ 、S n O₂ 、G e O₂ 、B₂ O₃ 、Z n O₂ 、A l₂ O₃ 、Z r O₂ 、T i₂ O₃ 、B a T i O₃ 、C d₂ S n O₄ 、C u₂ O 、A g₂ O 、S r T i O₃ 、L a C r O₃ 、L a C r O₃ 、W O₃ の単体またはそれらの混合物を用いる。特に、S i O₂ 、G e O₂ 、S n O₂ の含有量が 3 0 体積%以上あることが望ましい。

【 0 0 3 0 】導電性を有する無機ガラスの素材としては、S n O₂ (ネサガラス)、ノンドープ I n₂ O₃ 、S n O₂ ドープ I n₂ O₃ (I T O) 、Z n O 、あるいはそれらに A l₂ O₃ 、A l F₃ 、G a₂ O₃ 、Y₂ O₃ 等を微量にドープしたもの、またはそれらと S i O₂ や Z r O₂ との混合物を用いることが有効である。

【 0 0 3 1 】以下に機能層における所定の機能を有するパターンを形成する方法を説明する。図 1 (A) に示すように、表示装置用基板 (アレイ基板) 2 1 上にレジスト 2 2 を塗布し、図 1 (B) に示すように、所望の部分 (機能を付与する部分) に紫外線を照射してレジストに潜像を形成し、図 1 (C) に示すように、ディッピング液 2 4 にアレイ基板 2 1 を浸漬し、図 1 (D) に示すように、この浸漬工程の後にアレイ基板 2 1 を加熱して露光部を選択的にガラス化させて酸化物 2 5 とする。この方法においては、露光部分に選択的にディッピング液が

侵入し、ベーキングにより露光部分がディッピング液組成を取り込んだ形でガラス化する。さらに、レジストのガラス化していない部分に紫外線露光して別のパターン
の潜像を形成し、前記ディッピング液と異なるディッ
ピング液に基板を浸漬してベーキングする工程を繰り返
して所望の電氣的性質、光学的性質を有する領域を形成す
る。ディッピング液を迅速に侵入させる方法として、ア
レイ基板をディッピング液に浸漬した状態でさらに電着
処理を施すことも有効である。

【 0 0 3 2 】ディッピング液の組成は、露光部に付与す
る特性により適宜選択する。例えば、露光部に絶縁性を
付与する場合には、ディッピング液としては、水、TE
OS（テトラエキトキシラン）を含むゾル・ゲル液もし
くは電着液を用いる。この場合には、露光部にSiO₂
が形成される。また、露光部に導電性を付与する場合
には、ディッピング液としては、導電性微粒子、In錯
体、Sn錯体を含む液を用いる。また、露光部を着色す
る場合には、ディッピング液としては、顔料を含むゾル
・ゲル液もしくは電着液を用いる。さらに、露光部の誘
電率を調整する場合には、ディッピング液としては、そ
の他の金属錯体を含む液を用いる。

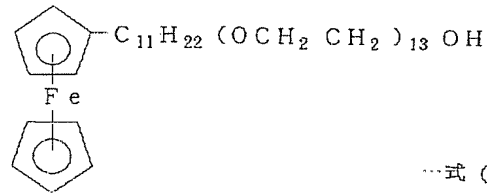
【 0 0 3 3 】ここで、金属錯体としては、金属アルコキ
シド、金属アセチルアセトネート、金属カルボキシレ
ート等を用いることができる。特に、ITO電極を形成す
る材料としては、インジウムアセチルアセトネート（I
n（COCH₃）₂）およびスズアセチルアセ
トネート（Sn（COCH₃）₂）を用いる
ことが有効である。

【 0 0 3 4 】以下に本発明においてもちいるゾル・ゲル
法、電着法について述べる。ゾル・ゲル法においては、
ディッピング液として、金属錯体の加水分解・重合が進
行することによって金属酸化物微粒子が溶解したもの
（ゾル溶液）を用い、露光部に選択的にゾル溶液が侵入
することを利用する。

【 0 0 3 5 】電着工程においては、ディッピング液とし
て、ミセル電解液を用い、前述のレジストが紫外線照射
され、かつ電圧を印加（対向電極に対して±5～10
V）された部分にのみ、数10秒（浸漬の場合は数分）
でミセル電解液の組成物が侵入することを利用する。電
圧を印加する場所は、ゲート線と信号線を選択すること
およびゲート線と信号線に印加する電圧をコントロール
することにより行う。このミセル電解液としては、式1
に示す両親媒性PEG型界面活性フェロセンと電解質の
入った水溶液を用いることが有効である。また、ミセル
電解液の組成物の侵入を促進するために、電解質溶液に
アセトニトリルやアルコール等を20体積%以下の割合
で加えることも有効である。

【 0 0 3 6 】

【化1】



…式(1)

【 0 0 3 7 】また、上記ディッピング工程の代わりに、
インクジェット法等の記録技術に使用されるインク噴射
技術を用いて液を吹き付ける方法等を用いることができ
る。インクジェットによる方法を採用した場合には、低
分子量のポリシランを用いて浸漬法を用いたときにしば
しば見られる、ディッピング液中へのポリシランの溶解
による表面層の乱れ（凹凸）や、ピンホールの生成を防
ぐことができる。

【 0 0 3 8 】本発明に用いるレジストとしては、後工程
である紫外線照射工程によりその極性（親水性・疎水
性）が変化するものを用いる。具体的には、主鎖をポリ
シラン（Si-Si）、ポリチン（Sn-Sn）とし、
側鎖に水素、アルキル基、アリール基、ベンゼン環等が
導入されたものを用いる。

【 0 0 3 9 】レジストは以下のようにしてガラス化され
る。ポリシランを例にとり説明すると、まず、疎水性の
ポリシラン（-Si-Si-）は露光されることにより
主鎖が切断され、空気中の酸素、水と反応することによ
り、親水性（-SiOH）に変化する。この状態でディ
ッピング液に浸漬すると、親水性の部分のみにディッピ
ング液が浸入する。その後、これを加熱処理（ベーキン
グ）することにより、親水性部分はシリカガラス（-S
iOH+-SiOH→-Si-O-Si-）として固ま
る。このとき、側鎖の置換基およびディッピング液の組
成はシリカガラスの中に埋め込まれる。一度この工程を
経た部分は、光や熱に安定なシリカガラスとなる。

【 0 0 4 0 】ポリシラン層を形成する場合、上述した樹
脂を溶媒により溶液にして塗布することにより行われる
が、均一なポリシラン層を形成することが可能であれ
ば、塗布方法に制限はない。均一なポリシラン層が形成
できる方法としては、スピンコート法、ノズルコート法
等が好ましい。

【 0 0 4 1 】本発明において、機能層を着色性とする場
合、色としては、黒、R、G、B等がある。黒の領域は
薄膜トランジスタおよびその配線の位置に対応する位置
（配線の上下は問わない）に形成し、ブラックマトリク
スと呼ばれる。R、G、B領域は画素電極の位置に対
応する位置に形成する。本発明においては、ブラックマ
トリクスが形成され、画素電極の位置に対応する位置が
無色透明であるBMオンレイ構造であっても良く、画素
電極に対応する位置にR、G、B領域が形成され、BM
は対向基板上にある構造であっても良く、BM領域と
R、G、B領域が形成された構造であってもよい。

【 0 0 4 2 】機能層を着色性とする場合、無色透明の無

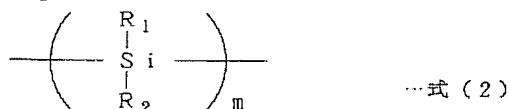
機ガラスに有色の有機分子を分散することにより、
G、B（またはY、C、M）に着色させる。BM（ブラ
ックマトリクス）においては、有機分子のみならず黒色
の無機顔料を用いることも有効である。有機分子は分子
状で無機ガラス中に分散していても良く、凝集体として
分散していても良い。ただし、凝集体として無機ガラス
中に分散する場合には、その平均粒径はR、G、B領域
で0.2μ以下、BM部で0.4μ以下であることが望
ましい。また、分子状で無機ガラス中に分散する場合に
おいては、液晶への分子の溶出を防ぐために、表面より
深さ0.01μmの領域は、その分子を含まないことが
望ましい。言い換えれば、分子状で分散する場合には、
その上に無色透明の保護膜を設けることが望ましい。

【0043】次に、着色用の素材について述べる。有機
分子としては、染料を用いることも顔料を用いることも
有効である。顔料を用いる場合には、その平均粒径は
R、G、B領域で0.2μm以下、BM部で0.4μm
以下であることが望ましい。また、分子骨格としては、
フタロシアニン系、アントラキノン系、イソインドリン
系、ジオキサジン系等の耐熱性・耐光性の高いものを有
することが望ましい。色剤の含有量は無機ガラスに対し
て40体積%以下であることが望ましい。また、BM部
には、無機顔料である酸化チタン（Ti₂O₃）、お
よびそれに窒素ドーパしたものをい、黒味を濃くする
ことも有効である。

【0044】本発明に用いるポリシランとしては、以下
のものが挙げられる。

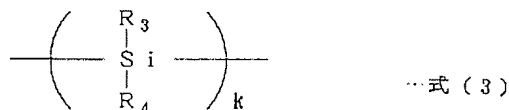
【0045】

【化2】



【0046】

【化3】



【0047】（式中、R₁、R₂、R₃ およびR₄ は、
互いに同一または異種の置換もしくは無置換の脂肪族炭
化水素残基、脂環式炭化水素残基、芳香族炭化水素残
基、水素、アルコキシル基またはアシロキシル基であ
り、mおよびkは整数である）

ポリシランは有機溶剤可溶性であり、ブリークした後
の厚さで0.1～5μm程度の均一な膜を形成できるも
のであれば良い。ポリシランは、その分子量が小さくな
ると、耐熱性、耐薬品性が低下するので、特に耐熱性や
耐薬品性を要求される使用環境で使用する場合には、そ
の分子量が10,000以上となるものが好ましい。

【0048】また、上記式2および式3において、
R₁、R₂、R₃ およびR₄ はメチル基、n-プロピル
基、n-ブチル基、n-ヘキシル基、フェニルエチル
基、トリフルオロプロピル基およびフルオロヘキシル基
のような置換もしくは無置換の脂肪族炭化水素残基；p
-トリル基、ビフェニル基およびフェニル基のような置
換もしくは無置換芳香族炭化水素残基；シクロヘキシル
基、メチルシクロヘキシル基のような置換もしくは無置
換の脂環式炭化水素残基からなる群からそれぞれ独立し
て選択される基、または水素、アルコキシル基またはア
シロキシル基である。このような好適な具体例として
は、R₁ およびR₂ がメチル基であり、R₃、R₄ がフ
ェニル基であるポリフェニルメチルシランや、R₁ およ
びR₂ がメチル基であり、R₃ がフェニル基であり、R₄
がトリフルオロプロピル基であるポリフェニルメチル
／メチルトリフルオロプロピルシランや、R₁ およびR₃
が水素であり、R₂ およびR₄ がフェニル基であるポ
リヒドロフェニルシランや、R₁ が水素であり、R₃ が
メチル基であり、R₂ およびR₄ がフェニル基であるポ
リヒドロフェニルメチルフェニルシラン等が挙げられ
る。

【0049】ポリシランには、機能を損なわない範囲内
でポリシラン製機能層の耐熱性、耐薬品性、機械的強度
を改善する目的で、あるいは均一な導電性の付与の目的
で架橋剤や他の物質を添加しても良い。

【0050】ポリシランに添加し得る架橋剤としては、
ポリジメチルシロキサンジオールのような両末端にシラ
ノール基を有するシリコンオイルと、アセトキシシラ
ン、オキシムシラン、アミノオキシシランのような3官
能シランと、錫化合物、白金化合物のような金属触媒と
を含むシリコンゴム組成物を用いることができる。こ
のシリコンゴム組成物の好ましい組成比は、シリコン
オイル100重量部、3官能シラン1～10重量部、
金属触媒0.05～1重量部である。このシリコンゴ
ム組成物のポリシランへの好ましい添加量は、ポリシラ
ン100重量部に対して0.1～20重量部である。特
に好ましくは、1～10重量部である。また、ポリシラ
ンに添加し得る物質としては、フタル酸エステル類、芳
香族カルボン酸エステル類、脂肪族エステル類、多価ア
ルコールのエステル類、リン酸エステル類等のエステル
系化合物が挙げられる。これらの物質のポリシランへの
好ましい配合比は、ポリシラン100重量部に対して1
0～50重量部であり、特に好ましくは25～35重量
部である。ポリシランへのエステル化合物の添加は、機
能層の機械的強度を向上させると共に、紫外線に対する
感度を向上させて露光時間の短縮を図ることができる。

【0051】本発明においては、液晶表示装置を外部の
素子と接続するための外部端子の導通状態を確保するた
めに種々の処理を施す必要がある。すなわち、図4に示
すように、ゲート線または信号線の外部端子（パッドグ

ループ領域) 2 3 1 における各パッド 2 3 1 a 上の導通状態を確保する必要がある。から有機-無機ハイブリッドガラスを除去する。なお、図 4 において、参照符号 2 3 2 は基板を示し、2 3 3 は BM 縁部を示し、2 3 4 は配向膜を示し、2 3 5 は対向電極を示し、2 3 6 はシール材を示す。

【0 0 5 2】パッドグループ領域 2 3 1 においては、図 5 に示すように、パッドグループ領域 2 3 1 上のすべてのレジストを洗浄により除去しても良く、図 6 に示すように、各パッド 2 3 1 a 上のレジストのみを洗浄により除去し、各パッド 2 3 1 a 間の領域を絶縁性の有機-無機ハイブリッドガラス 2 3 1 b で構成しても良く、図 7 に示すように、各パッド部 2 3 1 a 上に導電性の有機-無機ハイブリッドガラス 2 3 8 を設け、パッド部 2 3 1 a 間の領域を絶縁性の有機-無機ハイブリッドガラス 2 3 1 b で構成しても良い。

【0 0 5 3】図 5 に示す構造は、図 8 (A) に示すようにアレイ基板 2 3 2 上にポリシランレジスト 2 3 7 を塗布した後に、図 8 (B) に示すように溶剤洗浄工程によりポリシランレジストを除去して形成される。

【0 0 5 4】図 6 に示す構造は、次のようにして形成される。図 9 (A) に示すように、アレイ基板 2 3 2 上にポリシランレジスト 2 3 7 を塗布し、図 9 (B) に示すように、アレイ基板 2 3 2 の裏面から紫外線を照射して露光して潜像 2 3 9 を形成する。次いで、絶縁性用ディッピング液に浸し、図 9 (C) に示すように、これをベーキングすることにより、導電部 2 3 1 a の間隙 2 3 1 b をガラス化する。その後、図 9 (D) に示すように、溶剤洗浄工程によりポリシランレジストを除去する。

【0 0 5 5】図 7 に示す構造は、次のようにして形成される。図 10 (A) に示すように、アレイ基板 2 3 2 上にポリシランレジスト 2 3 7 を塗布し、図 10 (B) に示すように、アレイ基板 2 3 2 の裏面から紫外線を照射して露光して潜像 2 3 9 を形成する。次いで、絶縁性用ディッピング液に浸し、図 10 (C) に示すように、これをベーキングすることにより、導電部 2 3 1 a の間隙 2 3 1 b をガラス化する。次いで、図 10 (D) に示すように、ガラス基板 2 3 2 の表面から紫外線を照射して露光して潜像 2 3 9 を形成する。次いで、図 10 (E) に示すように、この基板を導電性用ディッピング液に浸漬し、ベーキングすることにより、導電部 2 3 1 a 上に導電性の有機-無機ハイブリッドガラス 2 3 8 を形成する。以上述べたパッド部の形成は、独立の工程で行っても良いが、工程数削減を考慮すると、機能層を形成する工程で同時に行うことが好ましい。

【0 0 5 6】本発明の第 1 の発明は、スイッチング素子上に機能層が設けられ、機能層における画素部分が導電性の有機-無機ハイブリッドガラスで構成されていることを特徴とする。

【0 0 5 7】第 1 の発明において、スイッチング素子に

電氣的に接続された画素電極が、有機-無機ハイブリッドガラスで構成された画素電極およびカラーフィルタを兼ねるカラー画素電極により構成されていても良い。すなわち、機能層の画素部分の性質として導電性および着色性を併せ持っても良い。これにより、機能層上に I T O 膜を新たに画素電極として形成する必要がなくなる。また、カラーフィルタ色毎の I T O 膜質のばらつきの問題や、サイドエッチングの問題を解決することができる。

10 【0 0 5 8】第 1 の発明において、機能層の形成は以下のように行う。基板上に T F T を形成し、その上にレジストを塗布する。次いで、紫外線を選択的に照射することにより画素部に潜像を形成する。次いで、I n 錯体と S n 錯体の少なくとも一方を含むディッピング液にこの T F T 基板を浸漬する。次いで、この T F T 基板を加熱して画素部を選択的にガラス化する。

20 【0 0 5 9】この方法においては、画素部に I n および S n の酸化物が取り込まれ、これにより導電性となる。ディッピング液組成に着色用材料を入れることによりカラー画素電極とすることができる。

【0 0 6 0】また、画素電極付きの T F T を使い、画素部に潜像を形成した後に、T F T 基板を I n および S n を含む電着液に浸しながら T F T をオン状態にして信号線に電圧をかけることにより画素電極に電圧を印加し、その後これを加熱して画素部をガラス化する方法も有効である。この方法においては、潜像が形成され、かつ電圧が印加された部分のみディッピング液が迅速に浸み込む。このため、電圧を印加する T F T を選択することにより、ディッピング液が浸み込む画素を選択することができる。また、工程に要する時間を大幅に短縮できる。

30 【0 0 6 1】本発明の第 2 の発明は、スイッチング素子上に機能層が設けられ、機能層上に画素電極が設けられ、機能層における画素部分が絶縁性の有機-無機ハイブリッドガラスで構成され、機能層における画素電極とスイッチング素子との接続部分が導電性の有機-無機ハイブリッドガラスまたは導電性高分子で構成されていることを特徴とする。

40 【0 0 6 2】第 2 の発明において、画素電極と T F T (スイッチング素子) との間の配線材料としての有機-無機ハイブリッドガラスの無機ガラスの素材としては、~ 5 重量% S n O₂ をドーブした I n₂ O₃ を用いることが特に有効である。特に、配線材料として画素電極の素材と類似の組成を有するものを用いることは、オーミックコンタクトを得る上で望ましい。

【0 0 6 3】配線部には、さらに導電性微粒子を分散させても良い。この導電性微粒子とは、導電性のサブミクロンサイズの粉体を意味し、その材料としては、炭素、銀、金等を用いることができる。有機-無機ハイブリッドガラスに対する導電性微粒子の含有量としては、3 ~ 4 0 重量%であることが望ましい。さらに、T F T の光

リークを低減するために、黒色微粒子、例えば酸化チタン (TiO_{2-n-1})、およびそれに窒素ドーパしたものを添加することも有効である。

【0064】また、画素電極とTFTとの間の配線材料として導電性高分子を用いることも有効である。ここでいう導電性高分子としては、黒色導電性高分子としての、ポリピロール、ポリチオフェン、ポリ(3-メチルチオフェン)、ポリイソナフトチオフェン、およびそれらをアニオンドーパしたもの、透明性導電性高分子としての、ポリイソチアナフテン、ポリアセナフテン等を用

いることができる(第1表)。
【0065】第2の発明において、機能層の形成は以下のように行う。基板上にTFTを形成し、その上にレジストを塗布する。次いで、TFTと後工程で形成する画素電極との配線部に選択的に紫外線を照射する。次いで、In錯体とSn錯体の少なくとも一方を含むディッピング液(導電性微粒子が含まれていても良い)にこのTFT基板を浸漬する。次いで、このTFT基板を加熱して画素部を選択的にガラス化する。最後に、画素電極を有機-無機ハイブリッドガラス上に形成する。この方

法においては、TFTと画素電極との配線部に選択的にInおよびSnの酸化物(さらに導電性微粒子)が取り込まれ、これにより導電性となる。
【0066】さらに第2の発明においても第1の発明と同様な電着法を用いることができる。この場合には、配

線部を選択的に露光して潜像を形成した後、電着工程を行う。

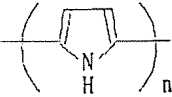

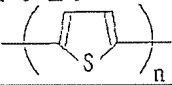

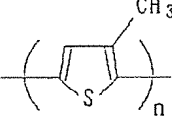
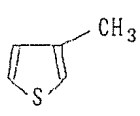
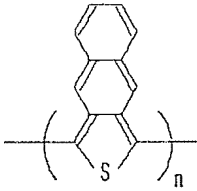
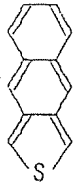
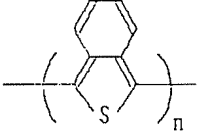
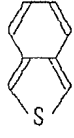
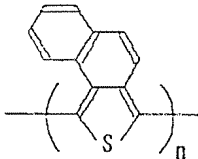
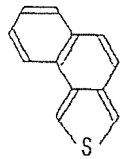
【0067】また、第2の発明において、画素電極とTFTとを配線する方法としては、アレイ基板上にレジストを塗布し、アレイ基板における画素電極とTFTとの配線部分のレジストを剥離し、導電性高分子を形成するモノマーを含む電解質溶液にアレイ基板を浸漬しつつTFTを駆動させて配線部分に導電性高分子を形成する方法を用いることができる。この方法においては、スルーホール部分で選択的に酸化還元反応が進んで、スルーホール部分が導電性高分子で埋められる。上記方法においてレジストを剥離してスルーホールを形成する方法としては、RIEや280nmより短波長の紫外光で露光した後、現像液に露光部分を溶かす方法がある。

【0068】また、導電性高分子を形成するモノマーとは、電解重合により導電性高分子を形成する原料であり、ポリピロール、ポリチオフェン、ポリ(3-メチルチオフェン)、ポリイソナフトチオフェン、ポリイソチアナフテン、ポリアセナフテンを電解重合により形成するものである。具体的に、モノマーとしては、それぞれピロール、チオフェン、3-メチルチオフェン、イソナフトチオフェン、イソチアナフテン、アセナフテンが対応する(第1表)。

【0069】

【表1】

導電性高分子および対応するモノマー

導電性高分子	対応するモノマー	色
ポリピロール 	ピロール 	黒
ポリチオフェン 	チオフェン 	黒
ポリ(3-メチルチオフェン) 	3-メチルチオフェン 	黒
ポリイソナフトチオフェン 	イソナフトチオフェン 	黒
ポリイソチアナフテン 	イソチアナフテン 	透明
ポリアセナフテン 	アセナフテン 	透明

【0070】電解質溶液としては、溶媒として水、アセトニトリル、またはそれらの混合液を用い、電解質としては、リチウムクロライド、テトラブチルアンモニウムクロライド等を用いることが有効である。なお、電解重合とは、導電性高分子を形成するモノマーと電解質を含む溶液に電極を浸して電極に電圧を印加することにより、電極においてモノマーの酸化還元反応により、モノマー→ポリマーと重合反応を進行させることをいう。

【0071】本発明の第3の発明は、蓄積容量線と画素電極との間に機能層が設けられ、機能層における蓄積容量線と画素電極とに挟まれる部分が絶縁性の有機-無機ハイブリッドガラスで構成され、有機-無機ハイブリッドガラスが蓄積容量用のコンデンサの絶縁膜としての機能することを特徴とする。

【0072】第3の発明においては、有機-無機ハイブリッドガラスが蓄積容量線の絶縁部材として機能する。

この場合、コンデンサ部分を開口部としてもよいし、非開口部をコンデンサとしてもよい。コンデンサ全体を開口部とする場合には、コンデンサ用の電極の大部分を透明電極で構成する。また、電極の一部は、フリッカを防止するために、十分な抵抗率を確保するために、金属で構成することが有効である（後述する図30～図32）。

【0073】第3の発明において、Cs用絶縁部材（絶縁膜）の厚さは、 $2.0 \pm 1.0 \mu\text{m}$ とし、機能層の誘電率を 4.0 ± 0.5 の範囲とし、画素間誘電率差は ± 0.1 以内にするのが望ましい。誘電率の微調整は、無機ガラス部分の誘電率を調整することにより行う。これは金属酸化物の組成を変えることにより行うことができる。具体的には、所望の金属酸化物となる原料の割合を調整することにより行う。非開口部をコンデンサとする場合には、下部電極はゲート線と同一の金属材料で構

成し、ゲート線と同時に形成することが工程削減の観点で有効である。この場合、Cs用絶縁膜の厚さは1.5 μm 以下であることが望ましい。さらに、無機ガラスにBaTiO₃、PbTiO₃、KTaO₃、Ta₂O₅、TiO₂等を混合することにより誘電率を高くし、コンデンサの面積を減少させることも開口率向上の観点から有効である。

【0074】第3の発明においては、有機-無機ハイブリッドガラスをスイッチング素子のゲート絶縁膜として用いることもできる。TFTの絶縁部材として用いる際には、染色プロセスは経ず、無色透明の有機-無機ハイブリッドガラスとすることが絶縁性の確保の観点から望ましい。また、良好な素子特性を得るために、絶縁膜の厚さは0.4±0.2 μm とすることが望ましい。組成としては、SiO₂を主成分とし、その含有量が50体積%以上であることが望ましい。

【0075】本発明において、Csを構成するコンデンサの絶縁膜として有機-無機ハイブリッドガラスを用いた場合、その体積固有抵抗は10¹⁶ $\Omega \cdot \text{cm}$ 以上とすることが望ましい。同様に、TFTのトランジスタのゲート絶縁膜として用いる場合、その体積固有抵抗は10¹⁸ $\Omega \cdot \text{cm}$ 以上とすることが望ましい。また、機能層のBM部は、コンタクト部分を除き、10¹⁴ $\Omega \cdot \text{cm}$ 以上の絶縁性とすることが望ましい。機能層の画素領域は10¹³ $\Omega \cdot \text{cm}$ 以上の絶縁性としても良く、10¹⁸ $\Omega \cdot \text{cm}$ 以下の導電性としても良い。導電性にする場合には、画素電極と兼用することもできる。

【0076】本発明の第4の発明は、スイッチング素子上に機能層が設けられ、機能層上に絶縁膜が設けられ、絶縁膜上に画素電極が設けられ、機能層における画素部分が絶縁性の有機-無機ハイブリッドガラスで構成されていることを特徴とする。

【0077】第4の発明において、下地の機能層からITO電極に与える影響および表面を平坦化することを考慮すると、絶縁膜の膜厚は10 nm以上であることが好ましい。また、絶縁膜の材料としては、SiO₂、SiNx、AlOx、TaOx等を挙げることができる。その成膜方法もプラズマCVDに限らず、いかなる方法でも良いが、TFTの特性を劣化させないために、成膜時の基板温度はa-Si成膜温度より低くなるように設定することが好ましい。

【0078】第4の発明においては、機能層上に絶縁膜からなる保護膜を形成することにより、機能層がITO膜に悪影響を与えることを防止し、さらに機能層表面の膨れの影響を防ぐことができる。このとき、絶縁膜の膜厚を10 nm以上とすることにより、下地である機能層の凹凸を均一にすることができる。これにより、ITO膜をエッチングする際のサイドエッチングの問題を防ぐことができる。

【0079】以下、本発明の実施例を図面を用いて詳細

に説明する。本発明はこれらの実施例に限定されるものでなく、その要旨の範囲内で種々変更して用いることができる。

【0080】〔第1の実施形態〕第1の実施形態では、画素部が導電性を有する有機-無機ハイブリッドガラスで構成される表示装置用基板を提供する。

【0081】以下、第1の実施形態にかかる表示装置用基板の実施例について説明する。(実施例1-1)

図11(E)は本発明の第1の実施形態にかかる表示装置用基板の断面図である。図11(E)の表示装置用基板(アレイ基板)は、現在表示装置用に使用されているITO画素電極を有するアレイ基板をそのまま用いて作ることができる。

【0082】上記構成を有するTFTアレイ基板は、以下のようにして製造することができる。ガラス基板120上にMoTa合金を厚さ300 nmでスパッタリングしてパターニングすることにより、ゲート線128、アドレス線(図示せず)(走査線)、およびCs(容量線)122a~122cを同時に形成する。次いで、その上にプラズマCVDにより厚さ400 nmのシリコン酸化膜(ゲート絶縁膜)123を形成し、厚さ100 nmのa-Si活性層129を形成してパターニングし、その上に厚さ50 nmのSiNx i ストップ膜130を形成してパターニングする。さらに、a-Si活性層129およびSiNx i ストップ膜130上に厚さ50 nmのn⁺-a-Si層121a、121bを形成してパターニングする。

【0083】次いで、Cs線122a~122c上のシリコン酸化膜123上にITOを厚さ150 nmでスパッタリングしてパターニングすることにより、Csおよび電着用透明電極124を形成する。次いで、Al等の所定の配線金属をスパッタリングしてパターニングすることにより、ドレイン電極131、ソース電極132、図示しないデータ配線を同時に形成する。

【0084】以下に、図11(E)に示すアレイ基板の製造方法について述べる。図11(A)に示すように、TFTアレイ基板上に式4に示すメチルフェニルポリシランの5重量%トルエン溶液をスピコートにより膜厚2.0 μm で塗布し、次いで、図11(B)に示すように、アレイ基板の裏面からdeep-UV光(300-340 nm)で全面露光する。この裏面露光プロセスにより、開口部(信号線、ゲート線TFTを除く部分)に潜像126a~126cが形成される。次いで、TFTアレイ基板を以下の組成の電着液に浸漬し、その状態でR画素を一括駆動して潜像を形成した領域をRに着色してR着色部127aを形成する。この際、コモン電極としては、SCE(Saturated Calomel Electrode)を用い、ゲートに+20 V加えた状態で信号線に+5 Vの電圧を印加する。その後、図11(C)に示すように、TFTアレイ基板を純水でリンスする。前記と同様にし

19

20

て、G着色部127bおよびB着色部127cを電着工程により形成する。次に、これをホットプレート上で100℃で10分間ベーキングする。ベーキング後、この

R, G, B着色部127a~127cはR, G, Bのそれぞれの色であり、しかも導電性を示す。

【0085】

(RGB着色用の電着液の組成(導電性用))

インジウムアセチルアセトネート

(In(COCH₂COCH₃))

20ml

すずアセチルアセトネート

(Sn(COCH₂COCH₃))

1ml

顔料微粒子(平均粒径0.1μm)

1.0g

(R:アントラキノン系、G:銅フタロシアニン系、B:銅クロロフタロシアニン系)

両親媒性PEG型界面活性フェロセン(FPEG)

0.2g

(式1)

LiBr

1.3g

アセトニトリル

15ml

水

135ml

次に、図11(D)に示すように、TFTアレイ基板全面を露光して潜像126dを形成し、以下の組成の黒色ゾルゲル液に浸漬することにより、ブラックマトリクス部127dを形成する。次いで、この基板を純水でリン

スし、これを250℃で60分ポストバークする。ベーキング後、ブラックマトリクス部127dは黒色であり、かつ絶縁性を有するものとなる。

【0086】

(黒色ゾル・ゲル液の組成(絶縁性用))

顔料(平均粒径0.3μm、

R, G, B, シアン, パイオレット, イエロー顔料の混合)

5g

メタノール(CH₃OH)

30ml

テトラエトキシシラン(Si(OC₂H₅))₄

20ml

水

85ml

塩酸(HCl)

0.25ml

アセトニトリル

8ml

一方、対向基板側は、対向基板上にITOをスパッタリングし、コモン電極を形成する。この対向基板と上述のTFTアレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。実施例1-1では、有機-無機ハイブリッドガラスで構成されるカラーフィルタに導電性を持たせることによってカラー画素電極としている。この製造方法においては、カラーフィルタを形成した後に、ITOのスパッタリング、パターニング、エッチング工程が必要ない。したがって、カラーフィルタ上にITO膜を形成するときには生じるサイドエッチの問題は全く生じない。

【0087】実施例1-1によれば、ポリシランを着色する際のディッピング液中の成分に導電性酸化物の原料となる金属錯体を添加するだけで、導電性を有する有機-無機ハイブリッドガラスを形成することが可能である。ここで、導電性を付与するためのディッピング液成分は、In(AcAc)₃とSn(AcAc)₂に限らず、Sn(OEt)₂、Sn(OMe)₂等一般的に透明導電性酸化物形成に用いられる金属錯体であれば種類は問わない。また、ディッピング液の組成比はIn(Ac

AcAc)₃:Sn(AcAc)₂=95:5(原子%)が最も好ましいが、透過率、導電率を満足するものであれば、その比はそれ以外でも良い。

【0088】実施例1-1の方法においては、カラーフィルタ形成工程に、マスク露光工程を含まず、完全にセルフアラインでカラーフィルタオンアレイ基板を形成できるため、マスク合わせのためのマージンが必要なく、高開口率のカラーフィルタオンアレイ基板が提供できる。

【0089】(実施例1-2)図12は本発明の第1の実施形態にかかる液晶表示装置のアレイ基板の断面図である。実施例1-2では、ポリシラン製カラーフィルタが画素電極を兼ねている。

【0090】図中11はガラス基板を示す。ガラス基板11上には、ゲート線12が形成されており、その上には、シリコン酸化膜13が形成されている。シリコン酸化膜13上には、島状のa-Si活性層14が形成されている。a-Si活性層14上には、溝が設けられており、溝により分離されている。また、分離されたa-Si活性層14上には、n⁺a-Siコンタクト層15a、15bを介してそれぞれドレイン電極16a、ソー

ス電極 16 b が形成されている。ドレイン電極 16 a およびソース電極 16 b 上には、SiNx 膜 17 が形成されている。この SiNx 膜 17 は、分離用溝内にも埋設されている。SiNx 膜 17 上には、有機-無機ハイブリッドガラス製ブラックマトリクス部 18 d が形成されている。

【0091】一方、ガラス基板 11 上には、蓄積容量線 (Cs 線) 19 a が形成されており、Cs 線 19 a 上には、シリコン酸化膜 13 を介してコンタクト用電極 11 2 が形成されている。さらに、その上には、SiNx 膜 17 およびポリシラン製機能層 18 a が形成されている。Cs 線 19 a 上には、コンタクト用電極 11 2 a' に達するコンタクトホール 11 2 a がそれぞれ形成されている。このようにして TFT アレイ基板が構成されている。

【0092】上記構成を有するアレイ基板は、以下のようにして製造することができる。まず、ガラス基板 11 上に Mo-Ta 合金を厚さ 300 nm でスパッタリングしてパターンニングすることによりゲート線 12、図示しないアドレス線 (走査線)、および Cs (容量線) 19 を同時に形成する。

【0093】次いで、その上にプラズマ CVD によりシリコン酸化膜 13 を厚さ 350 nm で形成し、その上に a-Si 層を厚さ 300 nm で形成し、さらにその上に n⁺ a-Si 層を厚さ 50 nm で順次形成する。次いで、a-Si 層および n⁺ a-Si 層をパターンニングして、島状の a-Si 活性層 14 および n⁺ a-Si コンタクト層 15 a、15 b を形成する。このとき、n⁺ a-Si コンタクト層 15 a、15 b の分離は、ソース・ドレイン電極を形成した後に RIE 等により行う。

【0094】次いで、コンタクト部の SiOx 膜を希 HF を用いてエッチングして、ゲート線、信号線の引き出し電極のコンタクトホールを形成する。次に、この上に Al 膜をスパッタリングにより形成し、パターンニングして、ドレイン電極 16 a、ソース電極 16 b、図示しないデータ配線 (信号線)、およびコンタクト部電極 11 2' を同時に形成する。その後、この上にプラズマ CVD により、SiNx 膜 17 を厚さ 300 nm で成膜し、コンタクト部 11 1、11 2 の SiNx 膜をドライエッチングしてコンタクトホールを形成する。

【0095】次いで、この上にポリシランをスピンコート等で塗布し、厚さ 1 μm のポリシラン膜を形成する。次いで、画素部に選択的に紫外線を露光して画素パターンの潜像を形成する。この潜像が形成された後に、顔料および In (AcAc)₃ と Sn (AcAc)₂ を含有するディッピング液 (ゾル液) 中にこのアレイ基板を浸漬することによりパターン染色し、その後、これを加熱・プリベークすることにより露光部をガラス化させる。このとき、ディッピング液の In (AcAc)₃、Sn (AcAc)₂ が酸化することにより形成する ITO が

顔料と共に画素部に取り込まれる。

【0096】この露光、浸漬をそれぞれ RGB について 3 回繰り返し、各色の導電性カラーフィルタ 18 a を形成する。この導電性カラーフィルタが TFT のドレイン電極 16 b とコンタクトホール 11 1 で接続されて、画素電極として働く。すなわち、カラーフィルタと画素電極を兼ねるカラー画素電極を構成する。

【0097】次いで、全面を露光した後にアレイ基板をカーボンブラックゾルに浸漬し、これを 250℃、60 分程度でポストベークして、ブラックマトリクス部 18 d の染色を行う。このようにして、TFT アレイ基板上にカラーフィルタおよびブラックマトリクスを作製する。ここで、ブラックマトリクス部分には、導電性を付与しない。一方、対向基板側は、対向基板上に ITO をスパッタリングし、コモン電極を形成する。この対向基板と上述の TFT アレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。

【0098】実施例 1-2 では、ポリシラン製カラーフィルタの画素部に導電性を持たせることによって、ポリシラン製カラーフィルタを形成した後に、ITO のスパッタリング、パターンニング、エッチング工程が必要ない。したがって、ポリシラン製カラーフィルタ上に ITO 膜を形成するときには生じる前述した 2 つの問題は全く生じない。

【0099】実施例 1-2 によれば、ポリシランを染色する際のディッピング液中の成分に金属錯体を添加するだけで、導電性を有するカラーフィルタを形成することが可能であり、これにより、画素電極とカラーフィルタと兼用させることが可能となる。ここで、染色と導電性を付与するためのディッピング液中の成分は、In (AcAc)₃ と Sn (AcAc)₂ に限らず、Sn (OEt)₂、Sn (OMe)₂ 等一般的にゾル・ゲル法による ITO 形成に用いられる金属錯体であれば種類は問わない。また、ディッピング液の組成比は In (AcAc)₃ : Sn (AcAc)₂ = 9.5 : 5 (原子%) が一般的であるが、透過率、導電率を満足するものであれば、その比はそれ以外でも良い。

【0100】(実施例 2) 図 13 は本発明の第 1 の実施形態にかかる液晶表示装置のアレイ基板の断面図である。なお、図 12 と同一部分については図 12 と同一の符号を付してその詳細な説明は省略する。実施例 2 では、ポリシラン製カラーフィルタが導電性を有しない部分と導電性を有する部分を含む構造について説明する。

【0101】上記構成を有するアレイ基板は、以下のようにして製造することができる。TFT の形成までは、実施例 1 と同様であるので省略する。TFT が形成されたアレイ基板 11 上に、SiNx 膜 17 を厚さ 300 nm で成膜し、その上にポリシランをスピンコート等で塗布して厚さ 1.2 μm のポリシラン膜を形成する。次い

で、コンタクト部 111, 112 の SiNx 膜 17 およびポリシラン膜をドライエッチングしてコンタクトホールを形成する。

【0102】次いで、ポリシラン膜を選択的に紫外線露光して染色パターンの潜像を形成し、塩基性染料を含有するディッピング液中にアレイ基板を浸漬する（第 1 の浸漬）ことによりパターン染色する。その後、導電性を付与するために In (AcAc)、と Sn (AcAc) を含有するディッピング液中にアレイ基板を浸漬する（第 2 の浸漬）。その後、これに加熱・プリベークすることにより露光部をガラス化させる。この露光、第 1 の浸漬、第 2 の浸漬、加熱・プリベークを RGB 各画素について 3 回繰り返すことによってカラー画素電極 18 を形成する。このカラー画素電極 18 は、染色する第 1 の浸漬、導電性を付与する第 2 の浸漬と、浸漬工程を 2 回に分けて行っているため、表面部分 18a に導電性が付与され、膜中部分 18a は染色されているだけで導電性が付与されない。このとき、導電性部分 18a の膜厚は第 2 の浸漬工程の浸漬時間によって制御することができる。

【0103】次いで、カラー画素電極 18 が形成されたアレイ基板 11 を全面露光した後に、アレイ基板をカーボンブラックゾルに浸漬し、これを 250℃、60 分程度でポストベークして、ブラックマトリックス 18d の染色を行う。このようにして、ブラックマトリックス 18d およびカラー画素電極 18 を作製する。

【0104】次いで、コンタクト部 111, 112 を導電性ポリマーで穴埋めし、TFT のドレイン電極 16b とカラー画素電極の導電性部分 18a との間および容量電極 112 とカラー画素電極の導電性部分 18a との間を電気的に接続するためのビア 113 および 114 を形成する。このビア 113, 114 は、ポリシランの露光、浸漬の前に、コンタクトホールの深さより多少高めに形成しても良い。この場合、図 14 に示すように、コンタクト部においては、導電性ポリマーの側面とゾル・ゲル法で作製した ITO とでコンタクトを取る。図 14 において、コンタクトホールを形成した後、ビア 114 を作製し、ITO 18a を形成すると、ビア 114 と ITO 18a の側面においてコンタクトを取ることができ、結果的にコンタクト部の画素 19a の電位と画素電位が同じになる。

【0105】一方、対向基板側は、対向基板上に ITO をスパッタリングし、コモン電極を形成する。この対向基板と上述の TFT アレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。上述したように第 1 の実施形態にかかる表示装置用基板によれば、カラーフィルタに分配される電圧のために液晶に印加される実効電圧が低下することがなく、駆動電圧上昇の問題点を避けることができる。また、画素電極を独立して形成しなくて済

むので、サイドエッチ等の問題も生じず、工程数も削減できる。

【0106】〔第 2 の実施形態〕第 2 の実施形態では、画素電極上置き構造におけるスイッチング素子のソース電極と画素電極との間のコンタクト不良を解決すべく、有機-無機ハイブリッドガラスまたは導電性高分子で構成されたコンタクト部を有する機能層を含む表示装置用基板を提供する。

【0107】以下、第 2 の実施形態にかかる表示装置用基板の実施例について説明する。（実施例 3）図 15 は本発明の第 2 の実施形態にかかる表示装置用基板（アレイ基板）の断面図である。図中 401 はガラス基板を示す。ガラス基板 401 上には、ゲート線 402 と Cs 線 403 が形成されており、それらの上には、シリコン酸化膜 404 が形成されている。シリコン酸化膜 404 上には、a-Si 活性層 406 がパターンニングして形成されており、a-Si 活性層 406 の一部上には、SiNx ストップ膜 407 が形成されている。さらに、a-Si 活性層 406 および SiNx ストップ膜 407 上には、互いに分離された状態で n⁺ a-Si 層 408a, 408b が形成されている。さらに、n⁺ a-Si 層 408a, 408b 上には、a-Si 活性層 406 の端部を覆うようにしてソース電極 409 およびドレイン電極 410 が形成されている。

【0108】このように形成された TFT および Cs 線上には、有機-無機ハイブリッドガラスからなる機能層 413, 411a, 411b, 414 が形成されている。この機能層は、R, G, B に着色し、かつ絶縁性の領域 413 と、ソース電極 409 と機能層上に設けられる画素電極 412 とを電気的に接続するための導電性のコンタクト領域 411a と、黒色に着色し、かつ絶縁性のブラックマトリックス領域 414 と、導電性の Cs 電極部 411b とを含む。

【0109】上記構成を有する TFT アレイ基板は、以下のようにして製造することができる。まず、ガラス基板 401 上に MoTa 合金を厚さ 300 nm でスパッタリングしてパターンニングすることにより、ゲート線 402、アドレス線（図示せず）、および Cs 線 403 を同時に形成する。次いで、その上にプラズマ CVD により厚さ 400 nm のシリコン酸化膜（ゲート絶縁膜）404 を形成し、厚さ 100 nm の a-Si 活性層 406 を形成してパターンニングし、その上に厚さ 50 nm の SiNx-i ストップ膜 407 を形成してパターンニングする。さらに、a-Si 活性層 406 および SiNx-i ストップ膜 407 上に厚さ 50 nm の n⁺ a-Si 層 408a, 408b を形成してパターンニングする。次いで、A1 等の所定の配線金属をスパッタリングしてパターンニングすることにより、ソース電極 409、ドレイン電極 410、図示しないデータ配線を同時に形成する。

【0110】次に、図 16 (A) に示すように、TFT

アレイ基板に式 4 に示すメチルフェニルポリシランの 5 重量％トルエン溶液 4 1 5 をスピンコートにより膜厚 2. 0 μm で塗布し、図 1 6 (B) に示すように、フォトマスク 4 1 6 を通して R の画素部分 4 1 3 を deep-UV 光 (280 - 320 nm) で露光して潜像 4 1 7 を形成する。次いで、この TFT アレイ基板を以下の組成の赤色ゾル・ゲル液に浸漬し、その後純水でリンス

(RGB 用ゾル・ゲル液の組成)

顔料 (平均粒径 0. 1 μm)

メタノール (CH_3OH)

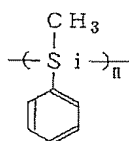
テトラエトキシシラン ($\text{Si}(\text{OC}_2\text{H}_5)_4$)

水

塩酸 (HCl)

アセトニトリル

【化 4】



…式 (4)

【0 1 1 2】 (n は整数であり、 $n \geq 50$ であることが好ましい)

次に、図 1 6 (D) に示すように、信号線が遮蔽され、Cs 線 4 1 1 b 上およびコンタクト領域 4 1 1 a が開口部となったマスク 4 1 6 を用いて deep-UV で

(金属錯体黒色ゾル・ゲル液の組成 (導電性用))

カーボンブラック微粒子 (平均粒径 0. 3 μm)

メタノール (CH_3OH)

インジウムアセチルアセトネート

($\text{In}(\text{COCH}_2\text{COCH}_3)_3$)

すずアセチルアセトネート

($\text{Sn}(\text{COCH}_2\text{COCH}_3)_4$)

水

塩酸 (HCl)

アセトニトリル

次に、図 1 6 (F) に示すように、TFT アレイ基板全面を露光して潜像 4 1 7 を形成し、図 1 6 (G) に示すように、以下の組成の黒色ゾルゲル液に浸漬することにより、ブラックマトリクス部 4 1 4 を形成する。次い

(黒色ゾル・ゲル液の組成 (絶縁性用))

顔料 (平均粒径 0. 3 μm 、

R, G, B, シアン, バイオレット, イエロー顔料の混合)

5 g

メタノール (CH_3OH)

テトラエトキシシラン ($\text{Si}(\text{OC}_2\text{H}_5)_4$)

水

塩酸 (HCl)

アセトニトリル

30 ml

20 ml

85 ml

0. 25 ml

8 ml

最後に、図 1 6 (H) に示すように、機能層上に ITO 50 を厚さ 150 nm でスパッタリングしてパターニングす

し、さらにこれを 100℃ で 10 分間ベーキングする。これにより、図 1 6 (C) に示すように、R 着色部 4 1 3 を形成する。前記と同様にして、G 着色部および B 着色部を形成する。ベーキング後、この R, G, B 着色部 4 1 3 は絶縁性を示した。

【0 1 1 1】

0. 5 - 1. 5 g

(R, G, B により異なる)

30 ml

20 ml

85 ml

0. 25 ml

8 ml

露光する。これにより、Cs 線 4 0 3 およびドレイン電極 4 0 9 上のポリシランレジストに潜像 4 1 7 を形成する (RGB 部 4 1 3 は、すでにガラス化しているために光により変化しない)。

20 【0 1 1 3】次に、図 1 6 (E) に示すように、この TFT アレイ基板を以下の組成の黒色ゾル・ゲル液に浸漬した後純水でリンスし、100℃ で 10 分間プリベークする。ベーキングした後、この部分 4 1 1 a, 4 1 1 b は黒色であり、かつ導電性を有するものとなる。

【0 1 1 4】

で、これを 250℃ で 60 分ポストベークする。ベーキング後、ブラックマトリクス部 4 1 4 は黒色であり、かつ絶縁性を有するものとなる。

40 【0 1 1 5】

ることにより画素電極 4 1 2 を形成する。

【0 1 1 6】一方、対向基板側は、対向基板上に I T O をスパッタリングし、コモン電極を形成する。この対向基板と上述の T F T アレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。このようにして製造された液晶表示装置は、機能層（コンタクト部、R、G、B部、および B M 部）が有機-無機ハイブリッドガラスで構成されており、しかも画素電極 4 1 2 とドレイン電極 4 0 9 との間の配線部分が、ウェットプロセスで形成された導電性微粒子が分散された酸化半導体で構成されているので、導通不良が起らない。

【0 1 1 7】（実施例 4）図 1 7 は本発明の第 2 の実施形態にかかる表示装置用基板の断面図である。図 1 7 において図 1 5 と同一部分については図 1 5 と同一符号を付してその詳細な説明は省略する。

【0 1 1 8】図 1 7 の表示装置用基板（アレイ基板）においては、現在液晶表示素子用に使用されている I T O 画素電極を有するアレイ基板をそのまま用いている。すなわち、C s 線 4 0 3 上方に C s 容量形成用および電着用透明電極 4 0 5 を形成し、コンタクト部 4 1 1 a および 4 1 1 b においてソース電極 4 0 9 と画素電極 4 1 2 のコンタクトをとっている。

【0 1 1 9】上記構成を有する T F T アレイ基板は、以下のようにして製造することができる。ガラス基板 4 0 1 上に M o T a 合金を厚さ 3 0 0 n m でスパッタリングしてパターンニングすることにより、ゲート線 4 0 2、アドレス線、および C s 線 4 0 3 を同時に形成する。次いで、その上にプラズマ C V D により厚さ 4 0 0 n m のシリコン酸化膜（ゲート絶縁膜）を形成し、厚さ 1 0 0 n m の a - S i 活性層 4 0 6 を形成してパターンニングし、その上に厚さ 5 0 n m の S i N x i ストップ膜 4 0 7 を

（R G B 着色用の電着液の組成（絶縁性用））

顔料微粒子（平均粒径 0 . 1 μ m） 1 . 0 g

（R：アントラキノン系、G：銅フタロシアニン系、B：銅クロロフタロシアニン系）

両親媒性 P E G 型界面活性フェロセン（F P E G） 0 . 2 g

（式 1）

L i B r 1 . 3 g

アセトニトリル 1 5 m l

水 1 3 5 m l

次に、図 1 8（D）に示すように、基板表面側から全面露光し、非開口部に潜像 4 1 7 を形成する。次に、図 1 8（E）に示すように、T F T アレイ基板を以下の組成の黒色電着液に浸漬し、その状態でゲートをコモン電極と同電位として、信号線に電圧を印加し、信号線上を選択的に黒に着色する。この際、コモン電極としては、S

（黒色電着液の組成（絶縁性用））

顔料微粒子（平均粒径 0 . 3 μ m） 5 . 0 g

（シアン、バイオレット、イエロー顔料の混合）

形成してパターンニングする。さらに、a - S i 活性層 4 0 6 および S i N x i ストップ膜 4 0 7 上に厚さ 5 0 n m の n⁺ a - S i 層 4 0 8 a、4 0 8 b を形成してパターンニングする。

【0 1 2 0】次いで、C s 線 4 0 3 上のシリコン酸化膜 4 0 4 上に I T O を厚さ 1 5 0 n m でスパッタリングしてパターンニングすることにより、C s および電着用透明電極 4 0 5 を形成する。次いで、A l 等の所定の配線金属をスパッタリングしてパターンニングすることにより、ドレイン電極 4 0 9、ソース電極 4 1 0、図示しないデータ配線を同時に形成する。

【0 1 2 1】次に、図 1 8（A）に示すように、T F T アレイ基板に上記式 4 に示すメチルフェニルポリシランの 5 重量%トルエン溶液 4 1 5 をスピンコートにより膜厚 2 . 0 μ m で塗布し、次いで、図 1 8（B）に示すように、アレイ基板の裏面から d e e p - U V 光（3 0 0 - 3 4 0 n m）で全面露光する。この裏面露光プロセスにより、図 1 8（C）に示すように、開口部（信号線、ゲート線を除く部分）に潜像 4 1 7 が形成される。次いで、T F T アレイ基板を以下の組成の電着液に浸漬し、その状態で R 画素を一括駆動して潜像を形成した領域を R に着色して R 着色部 4 1 3 を形成する。この際、コモン電極としては、S C E（Saturated Calomel Electrode）を用い、ゲートに + 2 0 V を加えた状態で + 5 V の電圧を信号線に印加する。その後、T F T アレイ基板を純水でリンスする。前記と同様に、G 着色部および B 着色部を形成する。さらにこれをホットプレート上で 1 0 0 $^{\circ}$ C で 1 0 分間ベーキングする。ベーキング後、この R、G、B 着色部 4 1 3 は R、G、B のそれぞれの色であり、しかも絶縁性を示す。

【0 1 2 2】

C E を用い、信号線には + 5 V の電圧を印加する。その後、これを純水でリンスし、ベーキングする。ベーキング後、この部分 4 1 4 は黒色であり、かつ絶縁性を示す。

【0 1 2 3】

29	両親媒性 P E G 型界面活性フェロセン (F P E G)	0 . 2 g
	L i B r	1 . 3 g
	アセトニトリル	1 5 m l
	水	1 3 5 m l

次に、図 1 8 (F) に示すように、T F T アレイ基板を以下の組成の黒色電着液に浸漬し、その状態でゲートに + 2 0 V を加え、信号線に電圧を印加し、ソース電極 4 0 9 および C s 電極 4 0 5 上の潜像に導電性微粒子を侵入させてコンタクト部 4 1 1 a , 4 1 1 b を形成する。

(黒色電着液の組成 (導電性用))

	カーボンブラック微粒子 (平均粒径 0 . 3 μ m)	5 . 0 g
	両親媒性 P E G 型界面活性フェロセン (F P E G)	0 . 2 g
	L i B r	1 . 3 g
	アセトニトリル	1 5 m l
	水	1 3 5 m l

次に、図 1 8 (G) に示すように、T F T アレイ基板を実施例 3 と同じ組成の絶縁性用黒色ゾル・ゲル液に浸漬した後、純水でリンスし、残りのブラックマトリクス部を形成し、2 5 0 $^{\circ}$ C で 6 0 分ポストベークする。ベーキング後、このブラックマトリクス部 4 1 4 は黒色であり、かつ絶縁性を示す。

【 0 1 2 5 】最後に、図 1 8 (H) に示すように、有機-無機ハイブリッドガラス上に I T O を厚さ 1 5 0 n m でスパッタリングしてパターンニングすることにより画素電極 4 1 2 を形成する。

【 0 1 2 6 】一方、対向基板側は、対向基板上に I T O をスパッタリングし、コモン電極を形成する。この対向基板と上述の T F T アレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。このようにして製造された液晶表示装置は、機能層 (コンタクト部、R、G、B 部、および B M 部) が有機-無機ハイブリッドガラスで構成されており、しかも画素電極 4 1 2 とドレイン電極 4 0 9 との間の配線部分が、ウェットプロセスで形成された導電性微粒子を分散させた酸化半導体で構成されているので、導通不良が起らない。

【 0 1 2 7 】 (実施例 5) 図 1 9 は本発明の第 2 の実施形態にかかる表示装置用基板の断面図である。図 1 9 において図 1 5 と同一部分については図 1 5 と同一符号を付してその詳細な説明は省略する。

【 0 1 2 8 】図 1 9 の表示装置用基板 (アレイ基板) においては、機能層のコンタクト部 4 1 1 において、ソース電極 4 0 9 と接続した C s 用透明電極 4 0 5 と画素電極 4 1 2 とのコンタクトをとっている。

【 0 1 2 9 】上記構成を有する T F T アレイ基板は、以下のようにして製造することができる。T F T および機能層の R G B 着色部の形成までは、実施例 4 と同様にして行う。

【 0 1 3 0 】図 2 0 (A) に示すように、T F T アレイ基板に上記式 4 に示すメチルフェニルポリシランの 5 重

30

この際、コモン電極としては、S C E を用い、信号線には + 5 V の電圧を印加する。その後、これを純水でリンスし、ベーキングする。ベーキング後、この部分 4 1 1 a , 4 1 1 b は黒色であり、かつ導電性を示す。

【 0 1 2 4 】

量%トルエン溶液 4 1 5 をスピンコートにより膜厚 2 . 0 μ m で塗布し、次いで、図 2 0 (B) に示すように、アレイ基板の裏面から d e e p - U V 光 (3 0 0 - 3 4 0 n m) で全面露光する。この裏面露光プロセスにより、図 2 0 (C) に示すように、開口部 (信号線、ゲート線を除く部分) に潜像 4 1 7 が形成される。次いで、T F T アレイ基板を実施例 4 と同じ組成の R、G、B 用、絶縁性用電着液に浸漬し、その状態で R 画素を一括駆動して潜像を形成した領域を R に着色して R 着色部 4 1 3 を形成する。この際、コモン電極としては、S C E を用い、ゲートに + 2 0 V を印加した状態で + 5 V の電圧を信号線に印加する。その後、T F T アレイ基板を純水でリンスする。前記と同様にして、G 着色部および B 着色部を形成する。さらにこれをホットプレート上で 1 0 0 $^{\circ}$ C で 1 0 分間ベーキングする。ベーキング後、この R、G、B 着色部 4 1 3 は R、G、B のそれぞれの色であり、しかも絶縁性を示す。

【 0 1 3 1 】次いで、図 2 0 (D) に示すように、T F T アレイ基板に、信号線および T F T 上が遮蔽され C s 領域が開口部となったマスク 4 1 6 を用いて d e e p - U V 露光する。これにより、C s 領域上のポリシランレジスト 4 1 5 に潜像 4 1 7 が形成される (R G B 部はすでにガラス化しているために光により変化しない)。次に、図 2 0 (E) に示すように、T F T アレイ基板を実施例 3 と同じ組成の導電性用黒色ゾル・ゲル液に浸漬した後純水でリンスし、1 0 0 $^{\circ}$ C で 1 0 分プリベークする。ベーキング後、このコンタクト部 4 1 1 は黒色であり、かつ導電性を示す。

【 0 1 3 2 】次いで、図 2 0 (F) に示すように、T F T アレイ基板の表面側から全面露光し、残りの部分に潜像 4 1 7 を形成する。次いで、図 2 0 (G) に示すように、実施例 3 と同じ組成の絶縁性用黒色ゾル・ゲル液に浸漬した後純水でリンスし、ブラックマトリクス部 4 1 4 を形成する。次いで、これを 2 5 0 $^{\circ}$ C で 6 0 分ポストベークする。ベーキング後、ブラックマトリクス部 4 1

20

30

40

50

4 は黒色であり、かつ絶縁性を示す。

【0133】最後に、図 20 (H) に示すように、機能層上に ITO を厚さ 150 nm でスパッタリングしてパターンニングすることにより画素電極 412 を形成する。

【0134】一方、対向基板側は、対向基板上に ITO をスパッタリングし、コモン電極を形成する。この対向基板と上述の TFT アレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。このようにして製造された液晶表示装置は、機能層（コンタクト部、R、G、B 部、および BM 部）が有機-無機ハイブリッドガラスで構成されており、しかも画素電極 412 とソース電極につながれた Cs 用透明電極 405 との間の配線部分 411 が、ウェットプロセスで形成された導電性微粒子を分散した酸化半導体で構成されているので、導通不良が起らないものである。

【0135】（実施例 6）図 21 および図 22 は本発明の第 2 の実施形態にかかる表示装置用基板の断面図である。図 21 および図 22 において図 15 と同一部分については図 15 と同一符号を付してその詳細な説明は省略する。

【0136】図 21 の表示装置用基板（アレイ基板）においては、ソース電極 409 と接続した Cs 用透明電極 405 と画素電極 412 とのコンタクトを、カラーフィルター層に設けたコンタクトホールに埋め込んだ導電性高分子でとっている。また、図 22 の表示装置用基板（アレイ基板）においては、ソース電極 409 と画素電極 412 とのコンタクトを、カラーフィルター層に設けたコンタクトホールに埋め込んだ導電性高分子でとっている。したがって、図 21 の基板と図 22 の基板では、コンタクトホールを形成する位置が異なるのみであり、その製造プロセスは同じである。

【0137】上記構成を有する TFT アレイ基板は、以下のようにして製造することができる。TFT および機能層の RGB 着色部の形成までは、実施例 4 と同様に行う。

【0138】図 23 (A) に示すように、TFT アレイ基板に上記式 4 に示すメチルフェニルポリシランの 5 重（電解重合液の組成）

ピロール

LiClO_4

アセトニトリル

25 ml

10 g

1000 ml

次いで、図 23 (H) に示すように、TFT アレイ基板を乾燥した後に、 254 nm 、 $1\text{ J}/\text{cm}^2$ で UV 洗浄を行い、表面に付着した導電性高分子を除去する。最後に、図 23 (I) に示すように、機能層上に ITO を厚さ 150 nm でスパッタリングしてパターンニングすることにより画素電極 412 を形成する。

【0142】一方、対向基板側は、対向基板上に ITO をスパッタリングし、コモン電極を形成する。この対向

量%トルエン溶液 415 をスピンコートにより膜厚 $20\text{ }\mu\text{m}$ で塗布し、次いで、図 23 (B) に示すように、アレイ基板の裏面から deep-UV 光 ($300\text{--}340\text{ nm}$) で全面露光する。この裏面露光プロセスにより、図 23 (C) に示すように、開口部（信号線、ゲート線を除く部分）に潜像 417 が形成される。次いで、TFT アレイ基板を実施例 4 と同じ組成の R、G、B 用、絶縁性用電着液に浸漬し、その状態で R 画素を一括駆動して潜像を形成した領域を R に着色して R 着色部 413 を形成する。この際、コモン電極としては、SCE を用い、ゲートに +20 V を加えた状態で +5 V の電圧を信号線に印加する。その後、TFT アレイ基板を純水でリンスする。前記と同様にして、G 着色部および B 着色部を形成する。さらにこれをホットプレート上で 100°C で 10 分間ベーキングする。ベーキング後、この R、G、B 着色部 413 は R、G、B のそれぞれの色であり、しかも絶縁性を示す。

【0139】次いで、図 23 (D) に示すように、TFT アレイ基板に、基板表面側から deep-UV 光で全面露光することにより、残りの部分に潜像 417 を形成する（RGB 部はすでにガラス化しているために光により変化しない）。次いで、図 23 (E) に示すように、TFT アレイ基板を実施例 3 と同じ組成の絶縁性用黒色ゾル・ゲル液に浸漬した後に純水でリンスし、ブラックマトリクス部 414 を形成する。次いで、これを 250°C で 60 分ポストバークする。ベーキング後、ブラックマトリクス部 414 は黒色であり、かつ絶縁性を示す。

【0140】次に、図 23 (F) に示すように、ブラックマトリクス部のうち画素電極との間のコンタクト部分を選択的に RIE によりエッチングする。次いで、図 23 (G) に示すように、TFT アレイ基板を以下の組成の導電性高分子を形成するモノマーを含む電解質溶液に浸漬しつつ、ゲート線に +20 V 加えた状態で信号線に +5 V 加え、コンタクトホール部分に導電性高分子 418 を形成させる。この際、コモン電極としては SCE を用いる。その後、これを純水でリンスする。このコンタクト部 411 は黒色であり、かつ導電性を示す。

【0141】

基板と上述の TFT アレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。このようにして製造された液晶表示装置は、機能層（コンタクト部、R、G、B 部、および BM 部）が有機-無機ハイブリッドガラスで構成されており、しかも画素電極 412 とソース電極 409 またはソース電極 409 につながれた Cs 用透明電極 405 との間の配線部分が、ウェットプロセスにより

形成された導電性高分子で構成されているので、導通不良が起らないものである。

【0143】（実施例7）図24は図21および図22の表示装置用基板の他の製造方法を示す図である。ガラス基板401上にTFTを作製する工程については、実施例4と同様にして行う。

【0144】まず、図24（A）に示すように、TFTアレイ基板に上記式1に示すメチルフェニルポリシランの5重量%トルエン溶液415をスピコートにより膜厚2.0 μ mで塗布し、次いで、図24（B）に示すように、フォトリソを通してRの画素部分413Rを選択的にdeep-UV光（280-320nm）で露光して潜像417を形成する。次いで、このTFTアレイ基板を実施例3と同じ組成のR、G、B用、絶縁性用赤色ゾル・ゲル液に浸漬した後、純水でリンスし、さらにこれを100℃で10分間ベーキングする。これにより、R着色部413を形成する。前記と同様にして、G着色部およびB着色部を形成する。

【0145】次に、TFTアレイ基板をdeep-UV光を用いて全面露光することにより、ブラックマトリクス部に潜像を形成させ、実施例3と同じ組成の絶縁性用黒色ゾル・ゲル液に浸漬した後純水でリンスし、ブラックマトリクス部414を形成する。次に、これを250℃で60分ポストバークする。ベーキング後、図24（C）に示すように、RGB着色部413およびブラックマトリクス部414は絶縁性を示すガラスとなる。

【0146】次に、図24（D）に示すように、ブラックマトリクス部のうち画素電極との間のコンタクト部分を選択的にRIEによりエッチングする。次いで、図24（E）に示すように、TFTアレイ基板を実施例3と同じ組成の導電性高分子を形成するモノマーを含む電解質溶液に浸漬しつつ、同様にTFTを一括駆動して、コンタクトホール部分に導電性高分子418を形成させる。このコンタクト部411は黒色であり、かつ導電性を示す。

【0147】次いで、図24（F）に示すように、TFTアレイ基板をプリバークした後に、254nm、1J/cm²でUV洗浄を行い、表面に付着した導電性高分子を除去する。最後に、図24（G）に示すように、機能層上にITOを厚さ150nmでスパッタリングしてパターニングすることにより画素電極412を形成する。

【0148】一方、対向基板側は、対向基板上にITOをスパッタリングし、コモン電極を形成する。この対向基板と上述のTFTアレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。このようにして製造された液晶表示装置は、機能層（コンタクト部、R、G、B部、およびBM部）が有機-無機ハイブリッドガラスで構成されており、しかも画素電極412とソース電極4

09またはソース電極409につながれたCs用透明電極405との間の配線部分が、ウェットプロセスにより形成された導電性高分子で構成されているので、導通不良が起らない。

【0149】第2の実施形態においては、機能層に有機-無機ハイブリッドガラスを用いた実施例について説明しているが、アレイ基板上の画素電極とTFTとの間に設けられたパッシベーション膜に上記と同様のプロセスで形成された有機-無機ハイブリッドガラスを適用しても良い。この場合、上記プロセスにおける条件等は適宜変更して適用する。例えば、電着工程においては、電着液に顔料は含まず、全画素のTFTを一括駆動して行う。

【0150】上述したように、第2の実施形態によれば、画素上置き構造におけるコンタクト不良を回避し、信頼性の高いカラーフィルタオンアレイ基板を提供することができる。また、この基板を用いることにより、高開口率化が可能となり、低消費電力の液晶表示装置を提供することができる。

【0151】（実施例8）図25は本発明の第2の実施形態にかかる表示装置用基板（アレイ基板）の断面図である。図中501はガラス基板を示す。ガラス基板501上には、ゲート線509が形成されており、その上には、シリコン酸化膜からなるゲート絶縁膜510が形成されている。ゲート絶縁膜510上には、i-Si半導体層511がパターニングして形成されており、i-Si半導体層511上には、互いに分離された状態でn⁺a-Si層507a、508aが形成されている。さらに、n⁺a-Si層507a、508a上には、ドレイン電極507bおよびソース電極508bが形成されている。このようにしてTFT502が形成されている。

【0152】このTFT502上には、機能層が設けられている。カラーフィルタ層は、TFT502上のブラックマトリクス部503と、ソース電極507bと画素電極506とを電氣的に接続するためのコンタクト部505と、着色部504とから構成されている。また、この機能層上には、画素電極506が形成されている。上記構成を有する表示装置用基板（アレイ基板）は、以下のようにして製造することができる。まず、ガラス基板、例えばコーニング社製の7057、NHテクノロジー社製NA-45、日本電気硝子社製OA-2等の無アルカリガラスからなるガラス基板501上にTFT502を形成する。すなわち、ガラス基板501上にTa、Mo-Ta等をスパッタリング等により被着してパターニングすることによりゲート線509を形成し、その上にTa₂O₅、SiN_x、Al₂O₃等をスパッタリングやCVD等により被着してゲート絶縁膜510を形成する。ゲート絶縁膜510上にi-Si（真性半導体非晶質シリコン）等をCVD等により被着してパターニングすることにより、i-Si半導体層511を形成す

る。さらにその上に $n^+ a-Si$ (または Ti) を被着してパターニングすることにより、 $n^+ a-Si$ 層 507a, 508a を形成し、 $n^+ a-Si$ 層 507a, 508a 上に、ソース電極 508b およびドレイン電極 507b を選択的に形成する。

【0153】次に、図 26 (A) に示すように、TF T 502 が形成されたガラス基板 501 上にスピコートを用いてポリシラン組成物を有機溶剤に溶解させた液を塗布する。ポリシランは、上記式 2 および式 3 において、 R_1 および R_2 がメチル基であり、 R_3 がフェニル基であり、 R_4 がトリフルオロプロピル基であるポリフェニルメチル／メチルトリフルオロプロピルシランを用いる。ポリシラン組成物は、ポリフェニルメチル／メチルトリフルオロプロピルシラン 100 重量部に、架橋剤としてシリコーンゴム組成物（ジメチルシリコーンオイル YE 3902 (東芝シリコーン社製) 98.9 重量部と、メチルトリアセトキシシラン 1 重量部と、ジブチル錫ジラウレート 0.1 重量部とからなる組成物) を 8 重量部およびエチレン系化合物としてジエチレングリコールジベンゾエートを 15 重量部を添加したトルエン溶液を用いる。この液の固形分濃度は 30 重量%である。この液を塗布した後、ホットプレートを用いて液をプリベークさせる。得られたポリシラン層 512 の厚さは 2.5 μm である。

【0154】次いで、図 26 (B) に示すように、 R_1 , G , B 着色部およびブラックマトリクス部を順次形成する。すなわち、 R 着色部に対応するポリシラン層に紫外線を露光することにより親水性のシラノール基 ($Si-OH$ 結合) を生成させた後、アレイ基板を赤色の着色ゾル溶液に浸漬して R 着色部 504 を形成し、同様の方法により G 着色部、 B 着色部、およびブラックマトリクス部 503 を形成する。なお、露光には中圧水銀灯を用い、 $5 J/cm^2$ の光量で行う。紫外線が露光されないポリシラン層は有機ポリシラン層として残る。

【0155】次いで、図 26 (C) に示すように、着色部 504 およびブラックマトリクス部 503 を形成していない 513 部分にマスク 514 を用いて紫外線を照射する。次いで、図 26 (D) に示すように、ITO の微粒子を分散させた導電性ゾル溶液にアレイ基板を浸漬してコンタクト部 505 を形成する。その後、アレイ基板を水洗いし、100℃、30 分のベーキングを行い、着色部、ブラックマトリクス部、およびコンタクト部を含む機能層を完成させる。

【0156】なお、上記で使用した着色ゾル溶液は顔料の微粒子を分散したゾル溶液であり、導電性ゾルは ITO の微粒子を分散させたゾル溶液である。これらのゾル溶液は次のようにして作製する。出発原料の金属アルコキシドとしては、テトラエトキシシランを用いる。テトラエトキシシラン 100 重量部、エチルアルコール 100 重量部、および純水 70 重量部からなる溶液に、平均

粒径 0.1 μm の顔料微粒子または平均粒径 0.1 μm の ITO 微粒子を 20 重量部添加し、常温で 30 分間よく攪拌しながら分散させる。その後、これに塩酸 0.3 重量部を添加し、さらに常温で 2 時間攪拌しながら分散させると共にゾル化を続ける。こうして得られた着色ゾル溶液または導電性ゾル溶液 100 重量部に、顔料または導電性粒子を添加せずに前記同様の工程で作られたゾル溶液 300 重量部および純水 300 重量部を添加して希釈することにより、着色ゾル溶液または導電性ゾル溶液とする。

【0157】着色ゾル溶液または導電性ゾル溶液への浸漬は常温で 10～15 分で終了する。ゾル溶液の温度を上げると、浸漬時間を短くすることができるが、ポリシラン層の再溶解によるピンホールの発生が起きやすくなるので、ゾル溶液の温度は 40℃ 以下、望ましくは 30℃ 以下であることが好ましい。

【0158】なお、ポリシラン層を露光し、ゾル溶液に浸漬する代わりに、ポリシラン層を露光せずに、例えばインクジェット法等の記録技術に使用されるインク噴射技術を用いて着色部ブラックマトリクス部等を形成することもできる。

【0159】次に、図 26 (E) に示すように、再度スピコートを用いて、機能層上に上記と同様のポリシラン組成物を塗布、プリベークし、厚さ 0.5 μm のポリシラン層 512 を形成する。その後、図 26 (F) に示すように、画素電極に相当する部分が開口したマスク 514 を用い、ポリシラン層 512 を紫外線で露光し、図 26 (G) に示すように、ITO の微粒子を分散させた導電性ゾル溶液にアレイ基板を浸漬して画素電極 506 を形成する。

【0160】このようにして得られた表示装置用基板は、表面凹凸の極めて少ないものであり、画素電極と TF T との間の電氣的接続も優れているものである。

【0161】(実施例 9) 図 27 は本発明の第 2 の実施形態にかかる液晶表示装置の断面図である。この液晶表示装置は、ガラス基板 501 上に ITO 等からなる透明電極 516 を介して配向膜 517 を形成してなる対向基板 X と、図 25 に示す構成を有する TF T アレイ基板 Y と、対向基板 X と TF T アレイ基板 Y との間に挟持された液晶層 515 とから主に構成されている。なお、TF T アレイ基板 Y 上にも配向膜 517 が形成されており、対向基板 X と TF T アレイ基板 Y は、それぞれの配向膜 517 が対向する配置される。

【0162】上記構成を有する液晶表示装置は、以下のようにして製造することができる。なお、TF T アレイ基板 Y において、図 28 (A) に示すように、ガラス基板 501 上に TF T 502 を作製する工程は実施例 8 と同じであるので、その詳細な説明は省略する。

【0163】図 28 (B) に示すように、ノズル 519 を用いたノズルコート法により、ポリシラン組成物を有

機溶媒に溶解させた液を T F T 5 0 2 を有するガラス基板 5 0 1 上に塗布し、減圧ブリベークし、さらにクリーンオープンで 1 0 0 ° C、3 0 分ブリベークすることにより厚さ 2 μ m のポリシラン層 5 1 2 を形成する。

【0 1 6 4】ここで、ポリシランは、上記式 2 および式 3 において、R₁ および R₂ がメチル基であり、R₃ および R₄ がフェニル基であるポリフェニルメチルシラン (C H₃, C₆ H₅, S i) を用いる。このポリフェニルメチルシラン 1 0 0 重量部に対して、架橋剤としてシリコーンゴム組成物 (ジメチルシリコーンオイル Y E 3 9 0 2 (東芝シリコーン社製) 9 8. 9 重量部と、メチルトリアセトキシシラン 1 重量部と、ジブチル錫ジラウレート 0. 1 重量部とからなる組成物) を 2 重量部およびエステル化合物として n - ブチルオレート を 3 0 重量部を添加したトルエン溶液 (固形分濃度 2 0 重量%) を用いる。

【0 1 6 5】次いで、図 2 8 (C) に示すように、R 着色部に対応するポリシラン層の部分 5 0 4 a を裏面から紫外線により露光する。このとき、G 着色部、B 着色部に対応するポリシラン層の部分は、図示しないマスクで覆われ、露光されないようになっている。また、T F T 部は光を通さないため、R 着色部対応部分 5 0 4 a のみが露光され、そこにシラノール基が生成される。なお、露光には中圧水銀灯を用い、4 ~ 5 J / c m² の光量で行う。ただし、ポリシランの紫外線吸収域である 2 5 0 ~ 4 0 0 n m の波長を発する光源であれば他の光源でも使用することができる。

【0 1 6 6】その後、図 2 8 (D) に示すように、赤色顔料 (例えば、Pig.Red 177) および色補正用の黄色顔料 (例えば Pig.Yellow 139) を分散させた着色ゾル溶液にアレイ基板を常温で 1 0 ~ 1 5 分の浸漬し、これを水洗して、1 0 0 ~ 1 1 5 ° C で 3 0 分程度ブリベークして R 着色部を形成する。同様に、G 着色部および B 着色部を形成する。なお、着色する場合に、浸漬法ではなく、インクジェット法を用いれば、R、G、B に着色される部分の露光が 1 回で済む。

【0 1 6 7】着色ゾル溶液は次のようにして作製する。テトラエトキシシラン 1 0 0 重量部、エタノール 1 0 0 重量部、および純水 7 0 重量部からなる溶液に、上記顔料 (R と Y の重量比は 7 0 : 3 0) を 1 5 重量部添加し、常温で 3 0 分間攪拌しながら分散させ、その後、これに塩酸 0. 3 重量部を加え、さらに常温で 1 時間分散を続ける。その後、この着色ゾル溶液 1 に対して、着色剤を添加していないゾル溶液 3 および純水 3 を添加して希釈することにより、着色ゾル溶液とする。

【0 1 6 8】次いで、図 2 8 (E) に示すように、コンタクト部を開口したマスク 5 1 4 を用いて、コンタクト部に対応するポリシラン層の部分 5 0 5 a を基板表面側から紫外線で露光する。次いで、図 2 8 (F) に示すように、I T O の微粒子を分散させた導電性ゾル溶液に T

F T アレイ基板を浸漬し、その後、これを水洗して、1 0 0 ~ 1 1 5 ° C で 3 0 分程度のブリベークを行ってコンタクト部 5 0 5 を形成する。なお、導電性ゾル溶液は、上述の着色ゾル溶液の顔料分を I T O の微粒子に置き換えたものであり、着色ゾル溶液と同様にして得ることができる。

【0 1 6 9】次いで、図 2 8 (G) に示すように、ブラックマトリクス部を開口したマスクを用いて、ブラックマトリクス部に対応するポリシラン層の部分 5 0 3 a を基板表面側から紫外線で露光する。次いで、図 2 8

(H) に示すように、R、B、黄色 (Y)、紫色 (V) の顔料 (R、B、Y、V の重量比は 1 5 : 2 0 : 2 0 : 1 5) を分散させた黒色の着色ゾル溶液に T F T アレイ基板を浸漬し、これを水洗して、1 0 0 ~ 1 1 5 ° C で 3 0 分程度のブリベークを行ってブラックマトリクス部 5 0 3 を形成する。なお、この着色ゾル溶液は、上述の着色ゾル溶液と同様にして得ることができる。

【0 1 7 0】次に、図 2 8 (I) に示すように、再度ノズルコート法を用いて、ポリシラン組成物を有機溶媒に溶解させた液 5 1 8 を塗布しブリベークする。その後、図 2 8 (J) に示すように、画素電極に相当する部分が開口されたマスク 5 1 4 を用い、ポリシラン層を露光する。次いで、図 2 8 (K) に示すように、I T O の微粒子を分散させた導電性ゾル溶液に T F T アレイ基板を浸漬してコンタクト部 5 0 5 および画素電極 5 0 6 を形成する。さらに、画素電極 5 0 6 上に配向膜 5 1 7 を形成してラビング処理を施す。

【0 1 7 1】一方、ガラス基板 5 0 1 上に、スパッタリング等により透明電極 5 1 6 を形成し、さらにその上に配向膜 5 1 7 を形成してラビング処理を施す。

【0 1 7 2】このようにして得られた対向基板 X と T F T アレイ基板 Y を、それぞれの配向膜 5 1 7 が対向するようにして配置し、両基板間に液晶層 5 1 5 を設けて液晶表示装置を完成させる。

【0 1 7 3】このようにして得られた液晶表示装置は、T F T アレイ基板 Y が表面凹凸の極めて少ないものであり、画素電極と T F T との間の電氣的接続も優れているものである。色再現性やコントラストに優れたものである。

【0 1 7 4】(実施例 1 0) T F T アレイ基板 Y に配向膜 5 1 7 を形成することなく、着色部、コンタクト部、ブラックマトリクス部、および画素電極をポリシランを用いて形成した表面に直接ラビング処理を施すこと以外は実施例 9 と同様にして液晶表示装置を作製する。ラビング処理は、コンタクト部 5 0 5 および画素電極 5 0 6 を形成した後に、その後に加熱ブリベークを行う。なお、加熱ブリベークした後にラビング処理を行うこともできる。

【0 1 7 5】このようにして得られた液晶表示装置も、T F T アレイ基板 Y が表面凹凸の極めて少ないものであ

り、画素電極とTFTとの間の電氣的接続も優れているものである。また、実施例10の方法によれば、配向膜形成工程および配向処理工程を省略することができる。

【0176】（実施例11）第2の実施形態にかかる液晶表示装置は、図29に示すように、画素電極506を機能層のコンタクト部505および着色部504上にのみに形成し、ブラックマトリクス部503上に設けない構成であっても良い。すなわち、ブラックマトリクス部503上には、直接配向膜517が形成される。

【0177】このようにして得られた液晶表示装置も、TFTアレイ基板Yが表面凹凸の極めて少ないものであり、画素電極とTFTとの間の電氣的接続も優れているものである。色再現性やコントラストに優れたものである。

【0178】上述したように、第2の実施形態の表示装置用基板は、複雑な工程を経ることなく、容易に機能層を介してTFTと機能層上に形成された画素電極とを接続することができる。また、R、G、B着色部、ブラックマトリクス部、およびコンタクト部が同一の機能層内に形成されるため、平滑性に優れた表示装置用基板が得られる。

【0179】〔第3の実施形態〕第3の実施形態では、有機-無機ハイブリッドガラスからなる開口部全体をITO電極で挟んで蓄積容量を形成して、開口率向上を図ったものである。また、スイッチング素子のゲート絶縁膜を有機-無機ハイブリッドガラスで形成してゲート絶縁膜形成プロセスの低温化を図ったものである。

【0180】以下、第3の実施形態の実施例について説明する。

【0181】（実施例12）図30は本発明の第3の実施形態にかかる表示装置用基板（アレイ基板）の断面図である。図中301はガラス基板を示す。ガラス基板301上には、ゲート線302およびCs線の金属部分303aが形成されており、金属部分303a上には、Cs線の透明部分303bが形成されている。その上には、シリコン酸化膜304が形成されている。この透明部分303bは、ITOで構成されており、この透明部分303bの一部はシリコン酸化膜304により覆われている。シリコン酸化膜304上には、a-Si活性層306がパターニングして形成されており、a-Si活性層306の一部上には、SiNxストッパ膜307が形成されている。さらに、a-Si活性層306および

SiNxストッパ膜307上には、互いに分離された状態でn'-a-Si層308a、308bが形成されている。さらに、n'-a-Si層308a、308b上には、a-Si活性層306の端部を覆うようにしてドレイン電極310およびソース電極309が形成されている。

【0182】このように形成されたTFTおよびCs線上には、機能層313、314a、314bが形成されている。この機能層は、R、G、Bに着色され、かつ絶縁性を示す領域313と、機能層上に設けられる画素電極312と電氣的に接続する黒色かつ導電性のコンタクト領域314aと、黒色かつ絶縁性のブラックマトリクス部314bとを含む。

【0183】上記構成を有するTFTアレイ基板は、以下のようにして製造することができる。まず、ガラス基板301上にMoTa合金を厚さ300nmでスパッタリングしてパターニングすることによりゲート線302、アドレス線（図示せず）、およびCs線の金属部分303aを同時に形成する。

【0184】次いで、金属部分303a上にITOを厚さ150nmでスパッタリングしてパターニングすることにより、Cs線の透明部分303bを形成する。次いで、その上にプラズマCVDにより厚さ400nmのシリコン酸化膜（ゲート絶縁膜）304を形成し、厚さ100nmのa-Si活性層306を形成してパターニングし、その上に厚さ50nmのSiNxストッパ膜307を形成してパターニングする。さらに、a-Si活性層306およびSiNxストッパ膜307上に厚さ50nmのn'-a-Si層308a、308bを形成してパターニングする。次いで、Al等の所定の配線金属をスパッタリングしてパターニングすることにより、ドレイン電極310、ソース電極309、データ配線を同時に形成する。

【0185】次に、上記式4に示すメチレンフェニルポリシランの5重量%トルエン溶液をスピンコートにより膜厚2.0μmで塗布し、フォトマスクを通して画素電極とのコンタクト部分314aをdeep-UV光（280-320nm）で露光する。次いで、このTFTアレイ基板を以下の組成の導電性用黒色ゾル・ゲル液に浸漬し、その後純水でリンスし、さらにこれに100℃で10分間ベーキングする。ベーキング後、このコンタクト部314aは黒色となり、しかも導電性を有する。

【0186】

（コンタクト部用黒色ゾル・ゲル液の組成（導電性用））

カーボンブラック微粒子（平均粒径0.3μm）	5g
メタノール（CH ₃ OH）	30ml
インジウムアセチルアセトネート（In（COCH ₃ ） ₂ COCH ₃ ）	20ml
すずアセチルアセトネート（Sn（COCH ₃ ） ₂ COCH ₃ ）	1ml

41	42
水	8 5 m l
塩酸 (H C l)	0 . 2 5 m l
アセトニトリル	8 m l

次に、上記同様なプロセスで R、G、B の画素部分を作

製する。その際のゾル・ゲル液の組成を以下に示す。ベ

ーキング後、この R、G、B 領域 3 1 3 は、絶縁性を有

(R G B 用ゾル・ゲル液の組成 (絶縁性用))

顔料 (平均粒径 0 . 1 μ m)	0 . 5 - 1 . 5 g
	(R、G、B により異なる)
メタノール (C H ₃ O H)	3 0 m l
テトラエトキシシラン (S i (O C ₂ H ₅) ₄)	2 0 m l
水	8 5 m l
塩酸 (H C l)	0 . 2 5 m l
アセトニトリル	8 m l

次に、T F T アレイ基板全面を露光し、その後のプロセスは上記と同様にして、残りのブラックマトリクス部

(絶縁部) 3 1 4 b を形成する。その際のゾル・ゲル液の組成を以下に示す。次に、2 5 0 °C で 6 0 分 でベーキ

(絶縁性ブラックマトリクス用ゾル・ゲル液の組成)

顔料 (平均粒径 0 . 3 μ 、R、G、B、シアン、 バイオレット、イエロー顔料の混合)	5 g
メタノール (C H ₃ O H)	3 0 m l
テトラエトキシシラン (S i (O C ₂ H ₅) ₄)	2 0 m l
水	8 5 m l
塩酸 (H C l)	0 . 2 5 m l
アセトニトリル	8 m l

このようにして機能層を形成する。最後に、機能層上に I T O を厚さ 1 5 0 n m でスパッタリングしてパターンニングすることにより、画素電極 3 1 2 を形成する。

【0 1 8 9】一方、対向基板側は、対向基板上に I T O をスパッタリングし、コモン電極を形成する。この対向基板と上述の T F T アレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。このようにして製造された液晶表示装置においては、機能層 (コンタクト部、R、G、B 部、および B M 部) が有機-無機ハイブリッドガラスで構成されているので、信頼性が高く、しかも C s 部のほとんどが開口部となるため、高開口率を実現できるものである。

【0 1 9 0】(実施例 1 3) 図 3 1 は本発明の第 3 の実施形態にかかる表示装置用基板の断面図である。図 3 1 において図 3 0 と同一部分については図 3 0 と同一符号を付してその詳細な説明は省略する。

【0 1 9 1】図 3 1 の表示装置用基板 (アレイ基板) においては、C s 線の金属部分 3 0 3 a を覆うようにシリコン酸化膜 3 0 4 が形成されており、シリコン酸化膜 3 0 4 上に C s 線の透明部分 3 0 3 b が形成されており、金属部分 3 0 3 a と透明部分 3 0 3 b との間のコンタクトは、シリコン酸化膜 3 0 4 に設けられたコンタクトホールにより行う。

するものである。

【0 1 8 7】

ングする。この B M 部 3 1 4 b は黒色となり、しかも絶縁性を有するものである。

【0 1 8 8】

【0 1 9 2】T F T および C s 線上には、機能層 3 1 3、3 1 4 a、3 1 4 b が形成されている。この機能層は、R、G、B に着色され、かつ絶縁性を示す領域 3 1 3 と、機能層上に設けられる画素電極 3 1 2 と電気的に接続する黒色かつ導電性のコンタクト領域 3 1 4 a と、黒色かつ絶縁性のブラックマトリクス部 3 1 4 b とを含む。

【0 1 9 3】上記構成を有する表示装置用基板は、以下のようにして製造することができる。ガラス基板 3 0 1 上に M o T a 合金を厚さ 3 0 0 n m でスパッタリングすることにより、ゲート線 3 0 2、アドレス線 (図示せず)、および C s 線の金属部分 3 0 3 a を同時に形成する。次いで、プラズマ C V D によりシリコン酸化膜 (ゲート絶縁膜) 3 0 4 を厚さ 4 0 0 n m で形成してパターンニングする。次いで、金属部分 3 0 3 a 上のシリコン酸化膜 3 0 4 にコンタクトホールを設け、シリコン酸化膜 3 0 4 上に I T O を厚さ 1 5 0 n m でスパッタリングすることにより、C s 線の透明部分 3 0 3 b を形成する。このとき、C s 線の金属部分 3 0 3 a と透明部分 3 0 3 b はコンタクトホールで電気的に接続されている。

【0 1 9 4】以下の工程 (T F T、機能層、画素電極の形成) は、実施例 1 2 と同様にして行う。

【0 1 9 5】一方、対向基板側は、対向基板上に I T O をスパッタリングし、コモン電極を形成する。この対向

基板と上述の T F T アレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。このようにして製造された液晶表示装置においては、機能層（コンタクト部、R、G、B部、およびBM部）が有機－無機ハイブリッドガラスで構成されているので、信頼性が高く、しかもCs部のほとんどが開口部となるため、高開口率を実現できるものである。

【0196】（実施例14）図32は本発明の第3の実施形態にかかる表示装置用基板の断面図である。図32 10 において図30と同一部分については図30と同一符号を付してその詳細な説明は省略する。

【0197】図32の表示装置用基板（アレイ基板）においては、シリコン酸化膜304をゲート線302上およびCs線の金属部分303a上に設け、ゲート絶縁膜として機能する領域を絶縁性とし、Cs線の透明部分303bとして機能する領域を導電性としている。

【0198】TFTおよびCs線には、機能層313、314a、314bが形成されている。この機能層（ゲート絶縁膜用ゾル・ゲル液の組成）

メタノール（ CH_3OH ）	30ml
テトラエトキシシラン（ $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）	20ml
水	85ml
塩酸（ HCl ）	0.25ml
アセトニトリル	8ml

次に、このガラス基板全面を露光し、その後、以下の組成のゾル・ゲル液に浸漬した後に純水でリンスし、その後250℃、1時間でベーキングする。ベーキング後、

（Cs透明電極用ゾル・ゲル液の組成）

メタノール（ CH_3OH ）	30ml
インジウムアセチルアセトネート（ $\text{In}(\text{COCH}_3)_2$ ）	20ml
すずアセチルアセトネート（ $\text{Sn}(\text{COCH}_3)_2$ ）	1ml
水	85ml
塩酸（ HCl ）	0.25ml
アセトニトリル	8ml

以下の工程（TFT、機能層、画素電極の形成）は、実施例12と同様に行う。

【0202】一方、対向基板側は、対向基板上にITO 40 をスパッタリングし、コモン電極を形成する。この対向基板と上述のTFTアレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。このようにして製造された液晶表示装置においては、機能層、（ゲート絶縁膜、コンタクト部、R、G、B部、およびBM部）が有機－無機ハイブリッドガラスで構成されているので、信頼性が高く、しかもCs部のほとんどが開口部となるため高開口率を実現できるものである。さらに、ゲート絶縁膜をポリシランを用いたプロセスで作製するので、従来のス

は、R、G、Bに着色され、かつ絶縁性を示す領域313と、機能層上に設けられる画素電極312と電気的に接続する黒色かつ導電性のコンタクト領域314aと、黒色かつ絶縁性のブラックマトリクス部314bとを含む。

【0199】このような構成の表示装置用基板は、以下のようにして製造することができる。ガラス基板301上にMoTa合金を厚さ300nmでスパッタリングしてパターンニングすることにより、ゲート線302、アドレシ線（図示せず）、およびCs線の金属部分303aを同時に形成する。次いで、この上にメチルフェニルポリシラン（式4）の5重量％トルエン溶液をスピンコートにより膜厚400nmで塗布し、フォトマスクを通してゲート絶縁膜304部分を選択的にdeep-UV光（280-320nm）で露光する。次いで、このガラス基板を以下の組成のゾル・ゲル液に浸漬した後に純水でリンスし、100℃、10分でベーキングする。ベーキングした後にこの部分304は絶縁性を有する。

【0200】

この部分303bは透明であり、導電性を有するものである。

【0201】

パッタリングにより形成された SiO_2 膜に比べて低温プロセスが可能となり、プラスチック基板にも形成することができる。

【0203】（実施例15）図33は本発明の第3の実施形態にかかる表示装置用基板の断面図である。図33 40 において図30と同一部分については図30と同一符号を付してその詳細な説明は省略する。

【0204】図33の表示装置用基板（アレイ基板）においては、ゲート線302上およびCs線303上に設けられた絶縁膜304を有機－無機ハイブリッドガラスで構成し、ゲート絶縁膜304aとして機能する領域と、Cs用絶縁膜304bとして機能する領域を形成する。

45

【0205】TFTおよびCs線上には、機能層313、314a、314bが形成されている。この機能層は、R、G、Bに着色され、かつ導電性を示す領域313と、黒色かつ導電性のコンタクト領域314aと、黒色かつ絶縁性のブラックマトリクス部314bとを含む。

【0206】このような構成の表示装置用基板は、以下のようにして製造することができる。ガラス基板301上にMoTa合金を厚さ300nmでスパッタリングし

(ゲート絶縁膜用およびCs絶縁膜用ゾル・ゲル液の組成)

エタノール (C_2H_5OH)	30ml
テトラエトキシシラン ($Si(OC_2H_5)_4$)	20ml
水	20ml
塩酸 (HCl)	0.3ml

以下の工程(TFT、機能層(コンタクト部))は、実施例12と同様に行う。

【0209】次に、上記同様なプロセスでR、G、Bの画素部分を作製する。その際のゾル・ゲル液の組成を以

(RGB用ゾル・ゲル液の組成)

顔料 (平均粒径0.1 μ m)	0.5-1.5g
	(R、G、Bにより異なる)
メタノール (CH_3OH)	30ml
インジウムアセチルアセトネート ($In(COCH_2COCH_3)_3$)	20ml
すずアセチルアセトネート ($Sn(COCH_2COCH_3)_4$)	1ml
水	85ml
塩酸 (HCl)	0.25ml
アセトニトリル	8ml

次に、TFTアレイ基板全面を露光し、その後のプロセスは実施例12と同様にして、残りのブラックマトリクス部(絶縁部)314bを形成する。ベーキング後、この部分314bは黒色であり、かつ絶縁性を有するものである。

【0211】一方、対向基板側は、対向基板上にITOをスパッタリングし、共通電極を形成する。この対向基板と上述のTFTアレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。このようにして製造された液晶表示装置においては、機能層、(ゲート絶縁膜、コンタクト部、R、G、B部、およびBM部)が有機-無機ハイブリッドガラスで構成されているので、信頼性が高く、しかもCs部のほとんどが開口部となるため高開口率を実現できるものである。さらに、ゲート絶縁膜をポリシランを用いたプロセスで作製するので、従来のスパッタリングにより形成された SiO_2 膜に比べて低温プロセスが可能となり、プラスチック基板にも形成することができる。

【0212】(実施例16)図34は本発明の第3の実施形態にかかる表示装置用基板の断面図である。図34

46

てパターンニングすることにより、ゲート線302、アドレス線(図示せず)、およびCs線303を同時に形成する。

【0207】次に、以下の組成のゾル・ゲル液をスピコートにより塗布し、200℃で3時間ベーキングすることにより、厚さ400nmのゲート絶縁膜304aおよびCs用絶縁膜304bを同時に形成する。この部分は透明であり、かつ絶縁性を有するものである。

【0208】

(ゲート絶縁膜用およびCs絶縁膜用ゾル・ゲル液の組成)

エタノール (C_2H_5OH)	30ml
テトラエトキシシラン ($Si(OC_2H_5)_4$)	20ml
水	20ml
塩酸 (HCl)	0.3ml

下に示す。ベーキング後、このR、G、B部分313は、導電性を有するものである。

【0210】

顔料 (平均粒径0.1 μ m)	0.5-1.5g
	(R、G、Bにより異なる)
メタノール (CH_3OH)	30ml
インジウムアセチルアセトネート ($In(COCH_2COCH_3)_3$)	20ml
すずアセチルアセトネート ($Sn(COCH_2COCH_3)_4$)	1ml
水	85ml
塩酸 (HCl)	0.25ml
アセトニトリル	8ml

30 において図33と同一部分については図33と同一符号を付してその詳細な説明は省略する。

【0213】図34の表示装置用基板(アレイ基板)においては、Cs用絶縁膜304b上に画素電極312を形成している。

【0214】TFTおよびCs線上には、機能層313、314が形成されている。この機能層は、R、G、Bに着色され、かつ導電性を示す領域313と、黒色かつ絶縁性のブラックマトリクス部314とを含む。

40 【0215】このような構成を有する表示装置用基板は、以下のようにして製造することができる。ガラス基板301上にMoTa合金を厚さ300nmでスパッタリングしてパターンニングすることにより、ゲート線302、アドレス線、およびCs線303を同時に形成する。

【0216】次に、実施例15に示すようにして厚さ400nmのゲート絶縁膜304aおよびCs用絶縁膜304bを同時に形成する。この部分は透明であり、かつ絶縁性を有するものである。

50 【0217】以下の工程(TFT、機能層(RGB部、ブラックマトリクス部))は、実施例12と同様にして

行う。なお、機能層（RGB部、ブラックマトリクス部）は、絶縁性を有するものである。

【0218】一方、対向基板側は、対向基板上にITOをスパッタリングし、コモン電極を形成する。この対向基板と上述のTFTアレイ基板とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。このようにして製造された液晶表示装置においては、機能層（コンタクト部、R、G、B部、およびBM部）が有機-無機ハイブリッドガラスで構成されているので、安価で信頼性が高く、しかも高開口率、高画質、低消費電力を実現できるものである。さらに、ゲート絶縁膜をポリシランを用いたプロセスで作製するので、従来のスパッタリングにより形成されたSiO₂膜に比べて低温プロセスが可能となり、プラスチック基板にも形成することができる。

【0219】上述したように、第3の実施形態においては、ゲート絶縁膜の材料として、有機-無機ハイブリッドガラスを用いることにより、低温プロセスとなり、プラスチック基板上にTFTを形成することができる。また、本発明においては、Cs線全体を光透過性のカラーフィルタで構成することにより、開口率を向上させることができる。その結果、低消費電力の液晶表示装置を提供することができる。

〔第4の実施形態〕第4の実施形態では、カラーフィルタ層上に画素電極を形成する場合に微細加工ができないことを解決すべく、機能層上に絶縁膜を介して画素電極を形成することを特徴とする。

【0220】以下、第4の実施形態にかかる表示装置用基板の実施例について説明する。（実施例17）図35は本発明の第4の実施形態にかかる液晶表示装置の断面図である。図中611はガラス基板を示す。ガラス基板611上には、ゲート電極612が形成されており、その上には、シリコン酸化膜613が形成されている。シリコン酸化膜613上には、島状のa-Si活性層614が形成されている。a-Si活性層614上には、溝が設けられており、溝により分離されている。また、分離されたa-Si活性層614上には、n⁺a-Siコンタクト層615a、615bを介してそれぞれドレイン電極616a、ソース電極616bが形成されている。ドレイン電極616aおよびソース電極616b上には、SiNx膜617が形成されている。このSiNx膜617は、分離用溝内にも埋設されている。SiNx膜617上には、ポリシラン製機能層（ブラックマトリクス部）618dが形成されている。さらに、ポリシラン製機能層618d上には、絶縁膜6110が形成されている。

【0221】一方、ガラス基板611上には、蓄積容量線（Cs線）619a~619cが形成されており、Cs線619a~619c上には、シリコン酸化膜613を介してコンタクト用電極6112a^ˆ~6112c^ˆ

が形成されている。さらに、その上には、SiNx膜617、ポリシラン製機能層618a~618c、および絶縁膜6110が形成されている。Cs線619a~619c上には、コンタクト用電極6112a^ˆ~6112c^ˆに達するコンタクトホール6112a~6112cがそれぞれ形成されており、コンタクトホール6112a~6112c内には、ITO製画素電極6113a~6113cが形成されている。また、ソース電極616b上にもコンタクトホールが形成されており、このコンタクトホール内にITO製画素電極6113aが形成されている。このようにしてTFTアレイ基板が構成されている。

【0222】また、TFTアレイ基板上方には、対向電極6115を有するガラス基板（対向基板）6114が対向電極6115をTFTに対向させるようにして配置されている。このTFTアレイ基板と対向基板との間には、液晶層6116が挟持されている。

【0223】上記構成を有する液晶表示装置は、以下のようして製造することができる。まず、ガラス基板611上にMo-Ta合金を厚さ300nmでスパッタリングしてパターンニングすることによりゲート電極612、図示しないアドレス線（走査線）、およびCs線（容量線）619を同時に形成する。

【0224】次いで、その上にプラズマCVDによりシリコン酸化膜613を厚さ350nmで形成し、その上にa-Si層を厚さ300nmで形成し、さらにその上にn⁺a-Si層を厚さ50nmで順次形成する。次いで、a-Si層およびn⁺a-Si層をパターンニングして、島状のa-Si活性層614およびn⁺a-Siコンタクト層615a、615bを形成する。このとき、n⁺a-Siコンタクト層615a、615bの分離は、ソース・ドレイン電極を形成した後でドライエッチング、例えばRIE（Reactive Ion Etching）により行う。

【0225】次いで、コンタクト部のSiO_x膜613を希HFを用いてエッチングして、ゲート線、信号線の引き出し電極のコンタクトホールを形成する。次に、n⁺a-Siコンタクト層615a、615b上に、Al膜をスパッタリングにより形成し、パターンニングして、ドレイン電極616a、ソース電極616b、図示しないデータ配線（信号線）、およびコンタクト部電極6112a^ˆ~6112c^ˆを同時に形成する。コンタクト部電極6112a^ˆ~6112c^ˆは、それぞれ画素電極6113a~6113cと接続されて同電位となることにより、Cs容量をCs線-コンタクト部電極間で形成することができる。この場合、Cs用絶縁膜はゲート絶縁膜で形成することができる。その後、上記ドレイン電極616a、ソース電極616b、およびコンタクト部電極6112a^ˆ~6112c^ˆ上に、プラズマCVDにより、SiNx膜617を厚さ300nmで成膜す

る。

【0226】次いで、このSiNx膜617上にポリシランをスピコート等で塗布し、プリベークすることによりポリシラン膜を形成する。このポリシラン膜に選択的に紫外線を露光して染色パターンの潜像を形成する。この潜像が形成された後に、塩基性染料を含有するディッピング液中にこの基板を浸漬することにより、ポリシラン膜の露光部を選択的にパターン染色し、その後これをベーキングすることにより露光部をガラス化させる。この露光、ディッピング、ベーキングをそれぞれRGBについて3回繰り返す、着色部618a~618cを形成する。次いで、全面を露光して、ガラス化されていない部分すべてに潜像を形成し、その後に基板をカーボンブラックゾルに浸漬し、着色部およびブラックマトリクス部を完全にガラス化させ、これを250℃、60分程度でポストベークして、ブラックマトリクス部618dの染色を行う。このようにして、TFTアレイ基板上にカラーフィルタおよびブラックマトリクスを作製する。

【0227】次に、この上にプラズマCVDで保護膜であるSiO_x絶縁膜6110を厚さ10nmで成膜した後、コンタクト部6111、6112aのSiNx膜617、機能層618およびSiO_x617をCF₄+O₂の混合ガスでドライエッチングしてコンタクトホールを形成する。次いで、これにITOをスパッタリングし、パターニングすることにより画素電極6113a~6113cを形成する。一方、対向基板6114側は、対向基板6114上にITOをスパッタリングし、コモン電極6115を形成する。この対向基板6114と上述のTFTアレイ基板611とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。

【0228】ITOのエッチングは、主にHCl+HNO₃+H₂Oの混合溶液を用いて行うが、ポリシラン製カラーフィルタ上に直接ITOを成膜すると、両者の密着性が良くない上に、レジストのパターンに対してサイドエッチングが1μm以上になってしまっていた。そこで、本発明のように、カラーフィルタを形成した後に、プラズマCVDでSiO_x絶縁膜を成膜し、このSiO_x絶縁膜を介してITO膜を形成した場合には、ITO膜の密着性が向上する上に、サイドエッチングも0.5μm以下となり、パターン精度の良い画素電極が形成できた。

【0229】さらに、スパッタリングで成膜したITO膜は、下地によって結晶粒径等がかなり異なるために、染料で染色されているポリシラン製カラーフィルタ上に直接ITO膜を成膜すると、RGBの各色素によって、抵抗率や透過率等の膜質が異なるITO膜が形成されてしまう。また、成膜の条件等によってはITOが白濁する場合もあったが、本発明によれば、ポリシラン製カラ

ーフィルタ上に保護膜として絶縁膜を用いることによって、RGBの各色素の影響を受けず膜質の等しい良質な画素電極を形成することができた。このとき、膜厚は10nm以上であれば、平坦化を実現でき、色素の影響を防ぐことができた。

【0230】（実施例18）図36は本発明の第4の実施形態にかかる液晶表示装置のアレイ基板の断面図である。なお、図35と同一部分については図35と同一の符号を付してその詳細な説明は省略する。

【0231】実施例17では、蓄積容量用絶縁膜がゲート絶縁膜より構成される場合について説明したが、実施例18では、蓄積容量をポリシラン製カラーフィルタが兼ねる構造について説明する。この場合、ポリシラン製カラーフィルタ上の絶縁膜の膜厚は、蓄積容量の減少を防ぐためにも薄い方が良く、10nmから50nm程度が好ましい。

【0232】このアレイ基板では、Cs線619a上にコンタクト用電極6112'を設けていない。すなわち、ガラス基板611上に、シリコン酸化膜613を介してCs線619aが形成されており、その上にSiNx膜617を介してポリシラン製機能層618aが形成されている。

【0233】上記構成を有するアレイ基板は、以下のようにして製造することができる。まず、ガラス基板611上にMo-Ta合金を厚さ300nmでスパッタリングしてパターニングすることによりゲート電極612、図示しないアドレス線（走査線）を同時に形成する。

【0234】次いで、その上にプラズマCVDによりシリコン酸化膜613を厚さ350nmで形成し、その上にa-Si層を厚さ300nmで形成し、さらにその上にn⁺a-Si層を厚さ50nmで順次形成する。次いで、a-Si層およびn⁺a-Si層をパターニングして、島状のa-Si活性層614およびn⁺a-Siコンタクト層615a、615bを形成する。このとき、n⁺a-Siコンタクト層615a、615bの分離は、ソース・ドレイン電極を形成した後でRIE等により行う。

【0235】次いで、ゲート線、信号線の引き出し電極部のSiO_x膜を希HFを用いてエッチングしてコンタクトホールを形成する。次に、n⁺a-Siコンタクト層615a、615b上に、Al膜をスパッタリングにより形成し、パターニングして、ドレイン電極616a、ソース電極616b、図示しないデータ配線（信号線）、蓄積容量線（Cs線）619を同時に形成する。その後、この上にプラズマCVDにより、SiNx617を厚さ300nmで成膜する。

【0236】次いで、このSiNx膜617上にポリシランをスピコート等で塗布し、プリベークすることによりポリシラン膜を形成する。このポリシラン膜に選択的に紫外線を露光して染色パターンの潜像を形成する。

この潜像が形成された後に、塩基性染料を含有するディッピング液中にこのアレイ基板をディッピングすることにより、ポリシラン膜をパターン染色し、その後これをベーキングすることにより露光部をガラス化させる。この露光、ディッピング、ベーキングをそれぞれRGBについて3回繰り返し、着色部618a(618b, 618c)を形成する。次いで、全面を露光した後に基板をカーボンブラックゾルに浸漬し、着色部およびブラックマトリクス部618d完全にガラス化させ、これを250℃、60分程度でポストバークして、ブラックマトリクス部618dの染色を行う。このようにして、TF Tアレイ基板上にカラーフィルタおよびブラックマトリクスを作製する。

【0237】次に、この上にプラズマCVDで保護膜であるSiO_x絶縁膜6110を厚さ10nmで成膜した後、パッド電極部、コンタクト部6111のSiNx、カラーフィルタおよびSiO_xをCF₄+O₂の混合ガスでドライエッチングしてコンタクトホールを形成する。次に、これにITOをスパッタリングし、パターンニングすることにより画素電極6113a(6113b, 6113c)を形成する。

【0238】一方、対向基板側は、対向基板上にITOをスパッタリングし、コモン電極を形成する。この対向基板と上述のTF Tアレイ基板611とを対向配置させてセルを組み立て、このセルに液晶材料を注入することにより液晶表示装置を完成させる。

【0239】実施例18によれば、蓄積容量形成用の絶縁膜をカラーフィルタが兼ねる構造となっているので、実施例17で必要であったコンタクト部電極形成が不要となり歩留りが向上する。

【0240】上記第1～第4の実施形態における技術は、必要に応じて適宜組み合わせて実施することができる。

【0241】

【発明の効果】本発明によれば、以下のような効果が得られる。

【0242】第1に、本発明によれば、同一の層で形成される有機-無機ハイブリッドガラスに種々の機能を持たせることができる。この機能層をTF T上に形成することにより、平坦化膜としての役割を兼ね備え、アレイ基板表面の凹凸が著しく減少し、ギャップ制御精度が厳しい高速応答モードのものを高い歩留りで得ることができる。平坦性が高いゆえ、開口率を90%以上にすることができ、消費電力を低く保つことができる。

【0243】第2に、アレイ基板上にポリシラン製機能層を設ける方法では、従来の顔料分散法に比べて工程数が少ないため、TF Tに与えるダメージが小さく、大画面で特に問題となるTF Tムラ不良が生じないので、大画面ディスプレイを高歩留りで提供することができる。

【0244】第3に、ポリシラン製機能層を用いる方法

では、同一層に種々の機能を持たせられるため、材料を削減することができる。さらに、上記Embodiment 1～4の態様することにより、さらに歩留りを向上させることができる。

【図面の簡単な説明】

【図1】(A)～(D)は本発明の表示装置用基板を製造する工程を示す断面図。

【図2】(A)はゲート線とCs線が別であるTF T基板を示す平面図、(B)は(A)に示すTF T基板の等価回路図。

【図3】(A)はCsオンゲート構造のTF T基板を示す平面図、(B)は(A)に示すTF T基板の等価回路図。

【図4】本発明における液晶表示装置のパッド部を示す説明図。

【図5】本発明における液晶表示装置のパッド部を示す断面図。

【図6】本発明における液晶表示装置のパッド部を示す断面図。

【図7】本発明における液晶表示装置のパッド部を示す断面図。

【図8】(A), (B)は図5に示すパッド部の作製工程を示す断面図。

【図9】(A)～(D)は図6に示すパッド部の作製工程を示す断面図。

【図10】(A)～(E)は図7に示すパッド部の作製工程を示す断面図。

【図11】(A)～(E)は第1の実施形態における表示装置用基板の製造方法を説明するための断面図。

【図12】本発明の第1の実施形態にかかる表示装置用基板を示す断面図。

【図13】本発明の第1の実施形態にかかる表示装置用基板を示す断面図。

【図14】図13に示す表示装置用基板におけるコンタクト部を示す断面図。

【図15】本発明の第2の実施形態における表示装置用基板を示す断面図。

【図16】(A)～(H)は図15に示す表示装置用基板の製造方法を説明するための断面図。

【図17】本発明の第2の実施形態における表示装置用基板を示す断面図。

【図18】(A)～(H)は図17に示す表示装置用基板の製造方法を説明するための断面図。

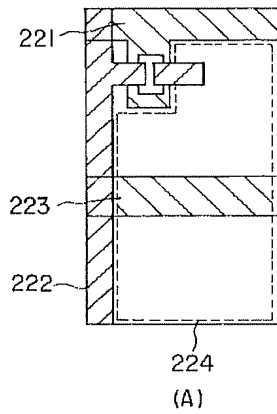
【図19】本発明の第2の実施形態における表示装置用基板を示す断面図。

【図20】(A)～(H)は図19に示す表示装置用基板の製造方法を説明するための断面図。

【図21】本発明の第2の実施形態における表示装置用基板を示す断面図。

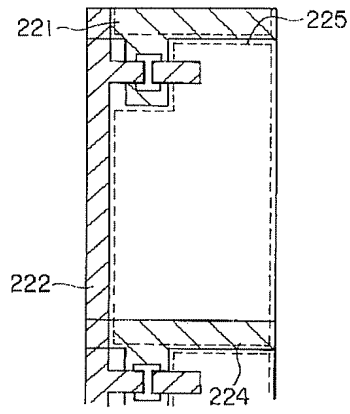
【図22】本発明の第2の実施形態における表示装置用

【図 2】



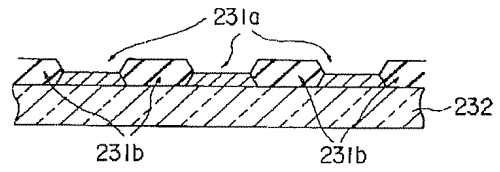
(A)

【図 3】

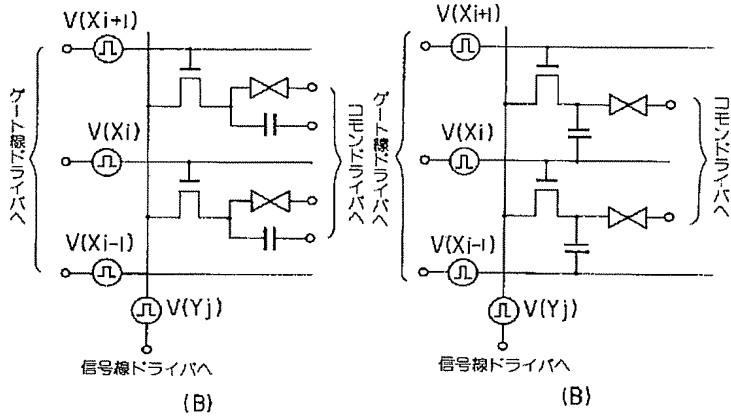
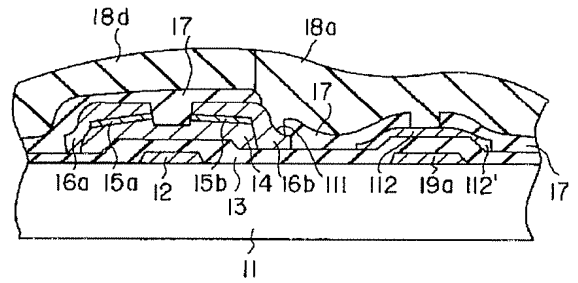


(A)

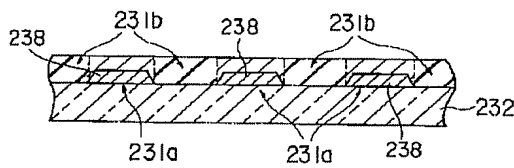
【図 6】



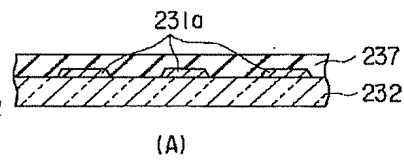
【図 12】



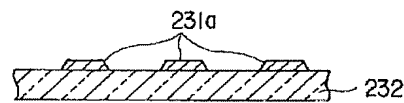
【図 7】



【図 8】

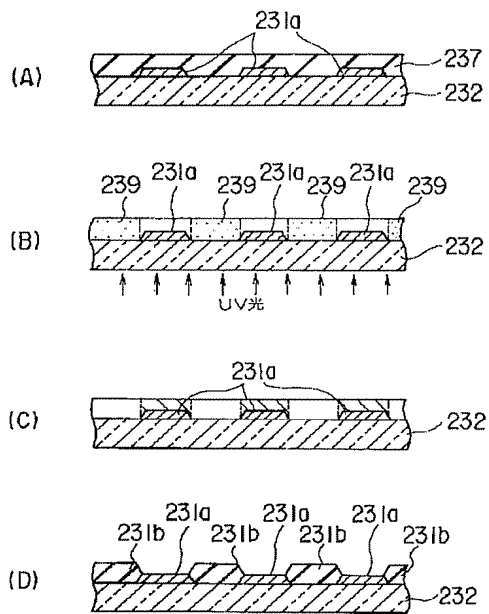


(A)

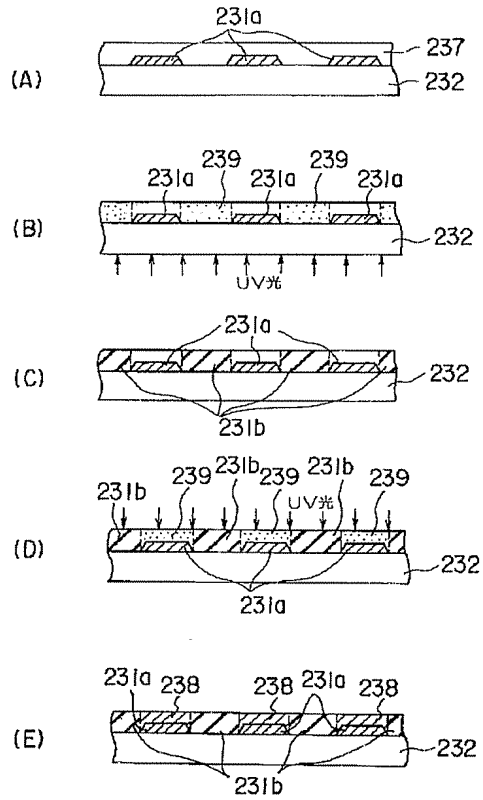


(B)

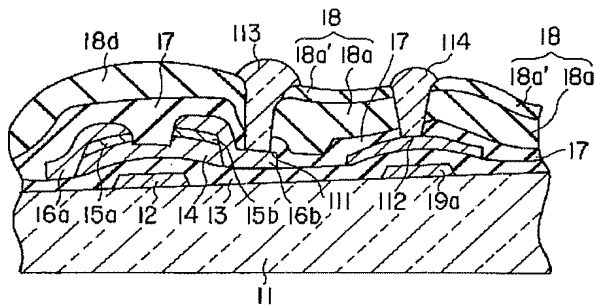
【図 9】



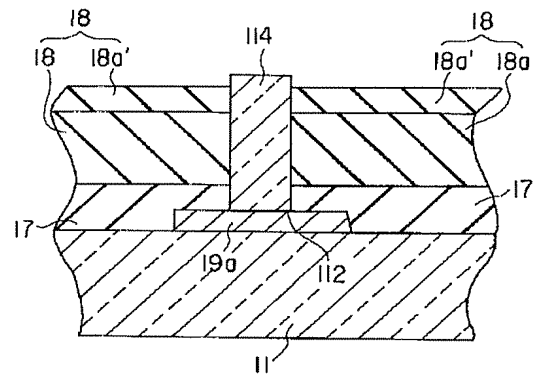
【図 10】



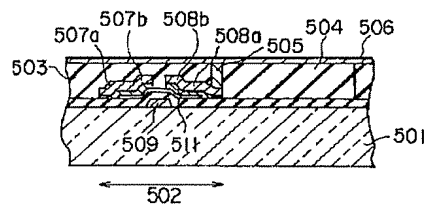
【図 13】



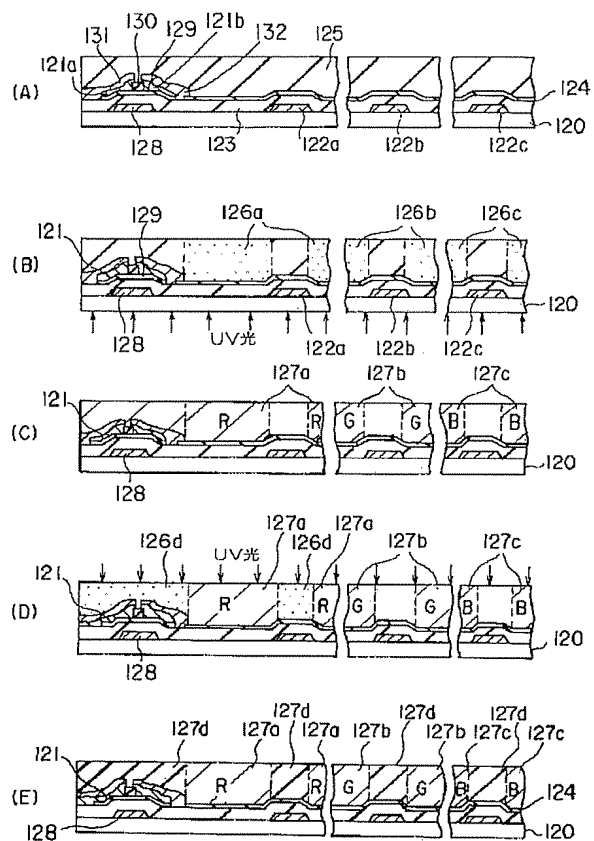
【図 14】



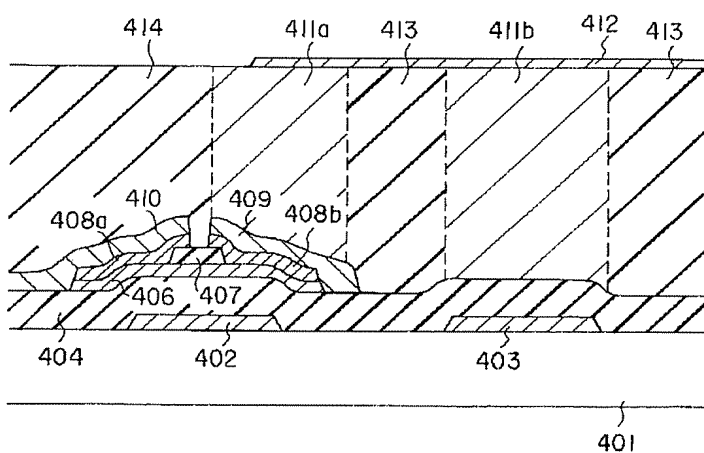
【图 2 5】



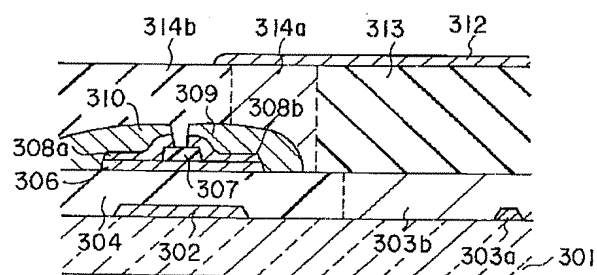
【図 1 1】



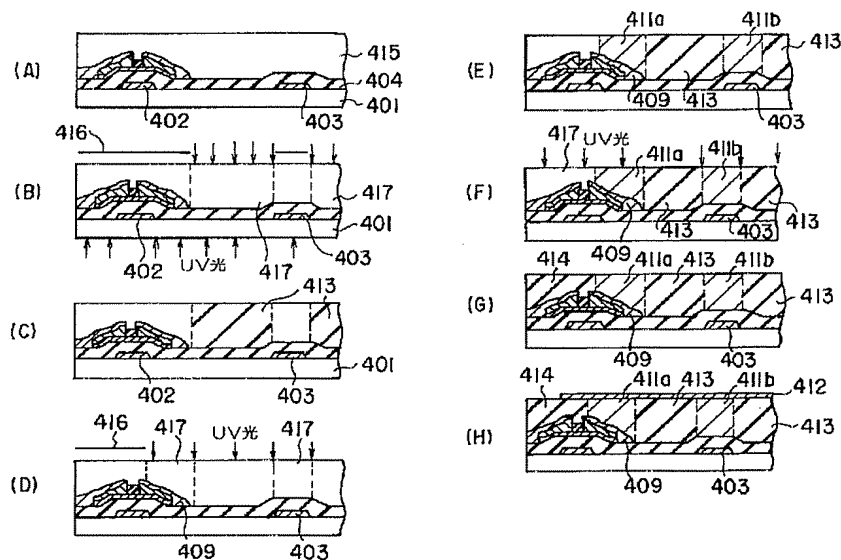
【图 15】



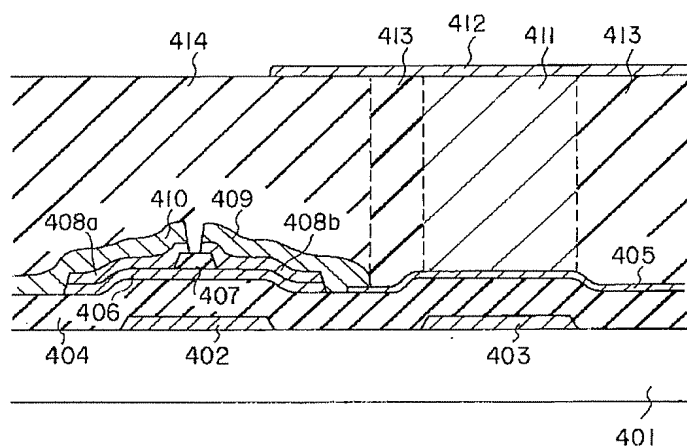
【図 3 2】



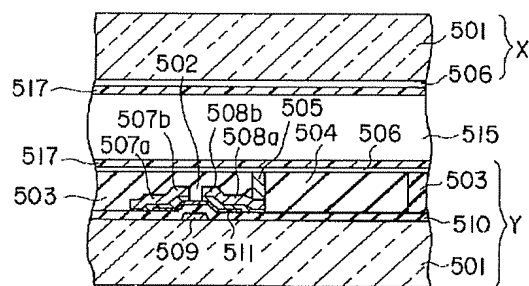
【図 16】



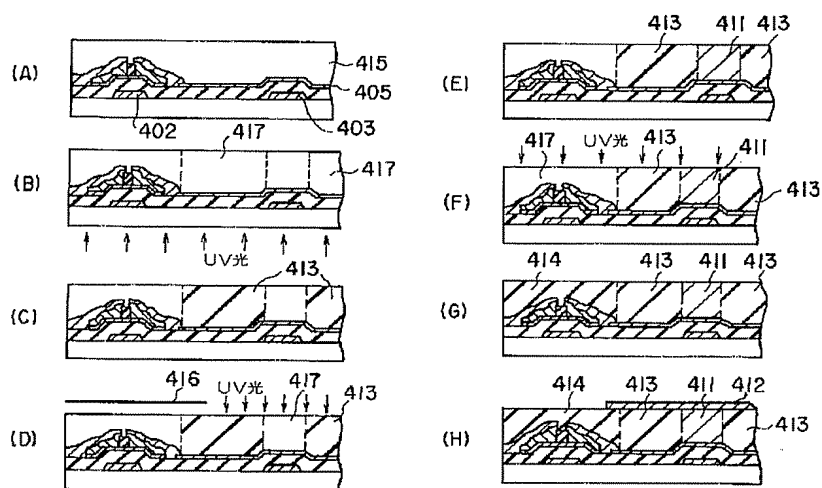
【図 19】



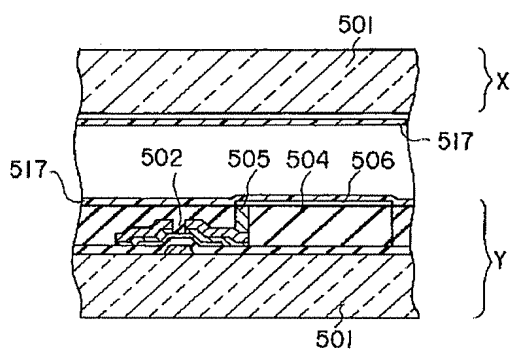
【図 27】



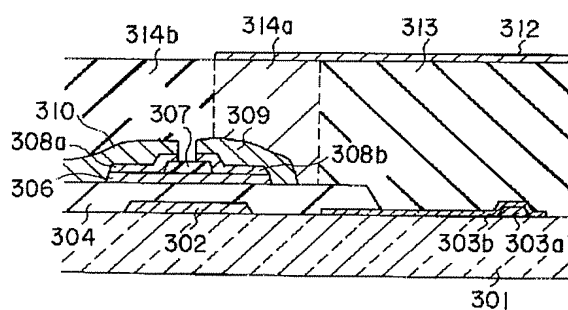
【図 20】



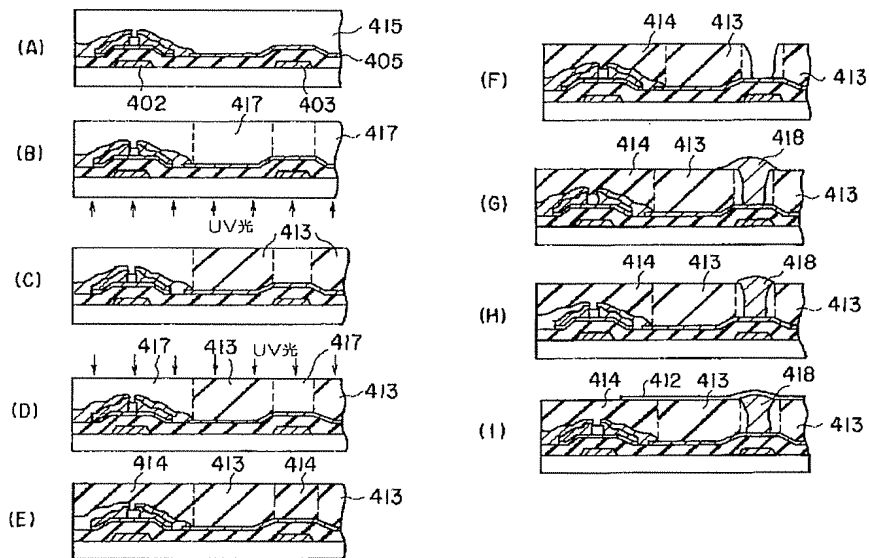
【図 29】



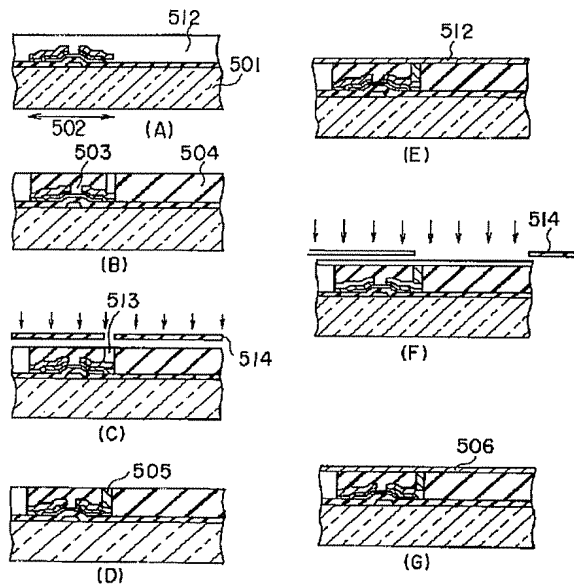
【図 30】



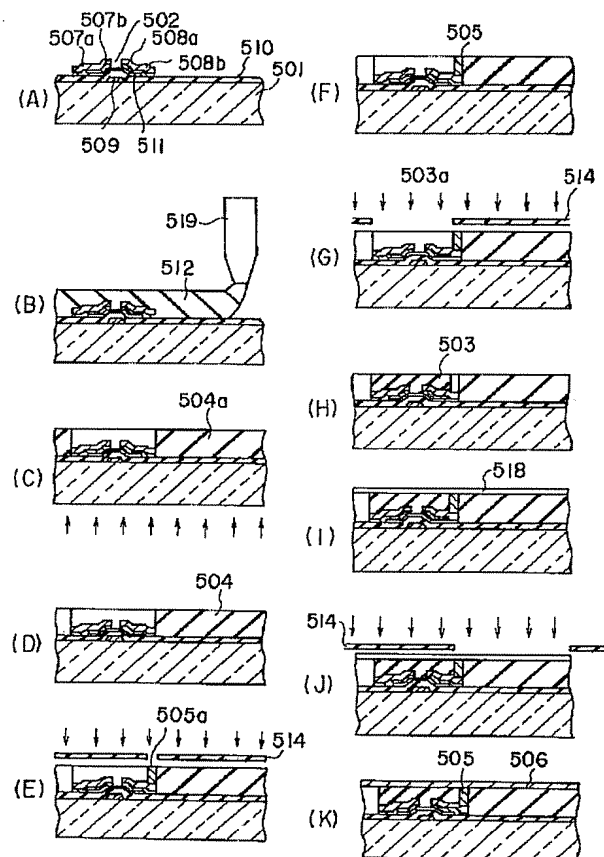
【図 2 3】



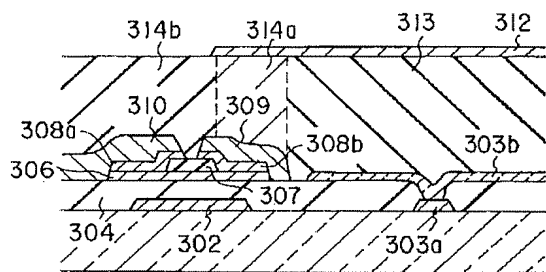
【図 2 6】



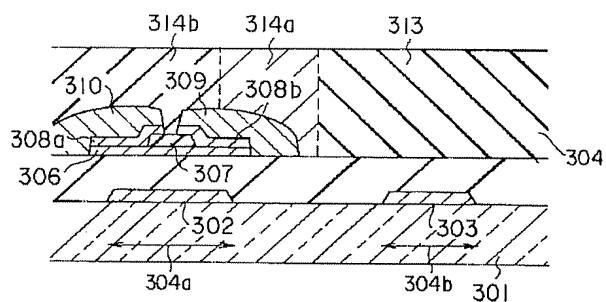
【図 2 8】



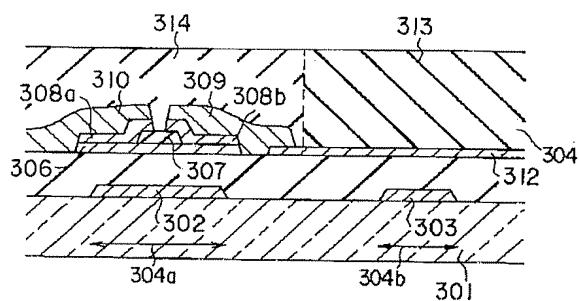
【図 3 1】



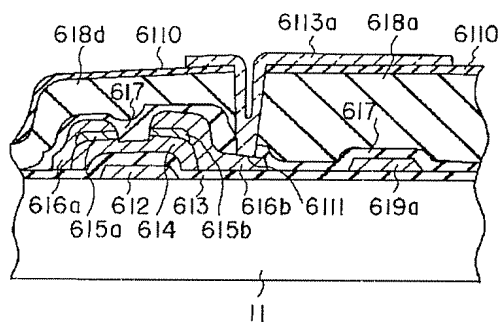
【图 3 3】



【图 3 4】



【図 3 5】



【図 3 6】

